

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2005-508571

(P2005-508571A)

(43) 公表日 平成17年3月31日(2005.3.31)

(51) Int.Cl.⁷

H01L 21/82

H01L 21/3205

F 1

H01L 21/82

H01L 21/88

テーマコード (参考)

5FO33

5FO64

審査請求 未請求 予備審査請求 有 (全 80 頁)

(21) 出願番号 特願2003-533318 (P2003-533318)
 (86) (22) 出願日 平成14年9月30日 (2002. 9. 30)
 (85) 翻訳文提出日 平成16年4月1日 (2004. 4. 1)
 (86) 國際出願番号 PCT/US2002/031253
 (87) 國際公開番号 WO2003/030217
 (87) 國際公開日 平成15年4月10日 (2003. 4. 10)
 (31) 優先権主張番号 09/972,825
 (32) 優先日 平成13年10月2日 (2001. 10. 2)
 (33) 優先権主張國 米国 (US)

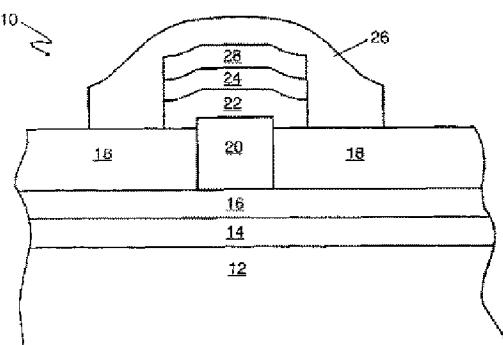
(71) 出願人 591099555
 アクテル・コーポレイション
 アメリカ合衆国・カリフォルニア・940
 43-4655・マウンテン・ビュー・ス
 ティアリン・コート・2061
 (74) 代理人 100064908
 弁理士 志賀 正武
 (74) 代理人 100089037
 弁理士 渡邊 隆
 (74) 代理人 100101465
 弁理士 青山 正和
 (74) 代理人 100108453
 弁理士 村山 靖彦
 (74) 代理人 100110364
 弁理士 実広 信哉

最終頁に続く

(54) 【発明の名称】 カーボン含有アンチヒューズ材料を使用した金属対金属アンチヒューズ

(57) 【要約】

本発明は、集積回路内における2つの金属相互接続層の間に配置された金属対金属アンチヒューズに関するものである。絶縁層が、下側の金属相互接続層の上方に位置している。絶縁層は、貫通穴を有しており、この貫通穴内に、タングステンプラグを収容している。タングステンプラグは、下側金属相互接続層に対して電気的に接触している。タングステンプラグは、アンチヒューズの下側電極を形成する。タングステンプラグの上面は、絶縁層の上面に対して平坦化される。第1実施形態においては、アンチヒューズ材料層は、アモルファスカーボンと、水素およびフッ素のうちの少なくとも一方によってドーピングされたアモルファスカーボンと、アモルファスシリコンカーバイドと、からなるグループの中から選択された材料を有したものとされ、タングステンプラグの上面に配置される。



【特許請求の範囲】

【請求項 1】

集積回路内における 2 つの金属相互接続層の間に配置された金属対金属アンチヒューズであって、

下側の金属相互接続層の上方に位置した絶縁層の中に形成された貫通穴内に配置されるとともに、前記下側金属相互接続層に対して電気的に接触している、タンゲステンプラグと；

このタンゲステンプラグの上面上に配置されたアンチヒューズ材料層であるとともに、アモルファスカーボンと、水素およびフッ素のうちの少なくとも一方によってドーピングされたアモルファスカーボンと、アモルファシリコンカーバイドと、からなるグループの中から選択された材料を有している、アンチヒューズ材料層と；
10

このアンチヒューズ材料層上に配置されたバリア金属層と；

このバリア金属層上に配置された上側電極と；

を具備していることを特徴とする金属対金属アンチヒューズ。

【請求項 2】

請求項 1 記載の金属対金属アンチヒューズにおいて、

前記アンチヒューズ材料層が、2 つの付着促進材料層の間に配置されたアモルファスカーボン層を備えていることを特徴とする金属対金属アンチヒューズ。

【請求項 3】

請求項 2 記載の金属対金属アンチヒューズにおいて、

20

前記アモルファスカーボン層が、水素およびフッ素のうちの少なくとも一方によってドーピングされていることを特徴とする金属対金属アンチヒューズ。

【請求項 4】

請求項 1 記載の金属対金属アンチヒューズにおいて、

さらに、前記バリア金属層と前記アンチヒューズ材料層と前記絶縁層との間に配置されかつそれらバリア金属層とアンチヒューズ材料層と絶縁層とに対して物理的に接觸している第 2 絶縁層を具備していることを特徴とする金属対金属アンチヒューズ。

【請求項 5】

請求項 1 記載の金属対金属アンチヒューズにおいて、

さらに、前記アンチヒューズ材料層に対して物理的に接觸した状態で配置されたスペーサーを具備していることを特徴とする金属対金属アンチヒューズ。
30

【請求項 6】

請求項 1 記載の金属対金属アンチヒューズにおいて、

前記アンチヒューズ材料層の厚さが、10 nm～80 nm とされていることを特徴とする金属対金属アンチヒューズ。

【請求項 7】

請求項 1 記載の金属対金属アンチヒューズにおいて、

前記バリア金属層の厚さが、25 nm～200 nm とされていることを特徴とする金属対金属アンチヒューズ。

【請求項 8】

40

請求項 1 記載の金属対金属アンチヒューズにおいて、

前記バリア金属層をなす材料が、Ta と、TaC と、TaN と、Ti と、TiC と、TiN と、からなるグループの中から選択されていることを特徴とする金属対金属アンチヒューズ。

【請求項 9】

請求項 1 記載の金属対金属アンチヒューズにおいて、

前記アンチヒューズ材料層が、アモルファスシリコンカーバイドからなる第 1 層と、アモルファスカーボンからなる第 2 層と、アモルファシリコンカーバイドからなる第 3 層と、から形成されていることを特徴とする金属対金属アンチヒューズ。

【請求項 10】

50

請求項 1 記載の金属対金属アンチヒューズにおいて、

前記アンチヒューズ材料層が、アモルファス窒化シリコンからなる第1層と、アモルファスカーボンからなる第2層と、アモルファス窒化シリコンからなる第3層と、から形成されていることを特徴とする金属対金属アンチヒューズ。

【請求項 1-1】

請求項 1 記載の金属対金属アンチヒューズにおいて、

さらに、前記バリア金属層上に配置された酸化物層を具備していることを特徴とする金属対金属アンチヒューズ。

【請求項 1-2】

請求項 1 記載の金属対金属アンチヒューズにおいて、

10

さらに、前記バリア金属層上に配置されたタングステン層を具備していることを特徴とする金属対金属アンチヒューズ。

【請求項 1-3】

集積回路内における 2 つの金属相互接続層の間に配置された金属対金属アンチヒューズであって、

下側の金属相互接続層の上方に位置した第1絶縁層の中に形成された貫通穴内に配置されているとともに、前記下側金属相互接続層に対して電気的に接触している、タングステンプラグと；

このタングステンプラグ上に配置されかつこのタングステンプラグに対して電気的に接触している第1バリア金属層と；

20

この第1バリア金属層の上面に配置されたアンチヒューズ材料層であるとともに、アモルファスカーボンと、水素およびフッ素のうちの少なくとも一方によってドーピングされたアモルファスカーボンと、アモルファスシリコンカーバイドと、からなるグループの中から選択された材料を有している、アンチヒューズ材料層と；

このアンチヒューズ材料層上に配置された第2バリア金属層と；

前記第1絶縁層と前記アンチヒューズ材料層と前記第1バリア金属層と前記第2バリア金属層との間に配置された第2絶縁層と；

前記第2バリア金属層上に配置された上側電極と；

を具備していることを特徴とする金属対金属アンチヒューズ。

【請求項 1-4】

30

請求項 1-3 記載の金属対金属アンチヒューズにおいて、

前記アンチヒューズ材料層が、2つの付着促進材料層の間に配置されたアモルファスカーボン層を備えていることを特徴とする金属対金属アンチヒューズ。

【請求項 1-5】

請求項 1-4 記載の金属対金属アンチヒューズにおいて、

前記アモルファスカーボン層が、水素およびフッ素のうちの少なくとも一方によってドーピングされていることを特徴とする金属対金属アンチヒューズ。

【請求項 1-6】

請求項 1-3 記載の金属対金属アンチヒューズにおいて、

さらに、前記アンチヒューズ材料層に対して物理的に接触した状態で配置されたスペーサを具備していることを特徴とする金属対金属アンチヒューズ。

40

【請求項 1-7】

請求項 1-3 記載の金属対金属アンチヒューズにおいて、

前記アンチヒューズ材料層の厚さが、10 nm～80 nmとされていることを特徴とする金属対金属アンチヒューズ。

【請求項 1-8】

請求項 1-3 記載の金属対金属アンチヒューズにおいて、

前記バリア金属層の厚さが、25 nm～200 nmとされていることを特徴とする金属対金属アンチヒューズ。

【請求項 1-9】

50

請求項 1 3 記載の金属対金属アンチヒューズにおいて、
前記バリア金属層をなす材料が、Taと、TaCと、TaNと、Tiと、TiCと、TiNと、からなるグループの中から選択されていることを特徴とする金属対金属アンチヒューズ。

【請求項 2 0】

請求項 1 3 記載の金属対金属アンチヒューズにおいて、
前記アンチヒューズ材料層が、アモルファスシリコンカーバイドからなる第1層と、アモルファスカーボンからなる第2層と、アモルファスシリコンカーバイドからなる第3層と、から形成されていることを特徴とする金属対金属アンチヒューズ。

【請求項 2 1】

請求項 1 3 記載の金属対金属アンチヒューズにおいて、
前記アンチヒューズ材料層が、アモルファス窒化シリコンからなる第1層と、アモルファスカーボンからなる第2層と、アモルファス窒化シリコンからなる第3層と、から形成されていることを特徴とする金属対金属アンチヒューズ。

【請求項 2 2】

請求項 1 3 記載の金属対金属アンチヒューズにおいて、
さらに、前記第2バリア金属層上に配置された酸化物層を具備していることを特徴とする金属対金属アンチヒューズ。

【請求項 2 3】

請求項 1 3 記載の金属対金属アンチヒューズにおいて、
さらに、前記第2バリア金属層上に配置されたタングステン層を具備していることを特徴とする金属対金属アンチヒューズ。

【請求項 2 4】

金属対金属アンチヒューズを形成するための方法であって、
絶縁層とタングステンプラグとを平坦化し；
これら絶縁層とタングステンプラグとの上にアンチヒューズ材料層を形成し、この際、このアンチヒューズ材料層を、アモルファスカーボンと、水素およびフッ素のうちの少なくとも一方によってドーピングされたアモルファスカーボンと、アモルファスシリコンカーバイドと、からなるグループの中から選択された材料を有したものとし；

前記アンチヒューズ材料層の形状を規定し；
このアンチヒューズ材料層上に、バリア金属層を形成し；
このバリア金属層の形状を規定し；

このバリア金属層上に、酸化物層またはタングステン層を、形成し；
この酸化物層またはタングステン層上に、フォトレジスト層を形成し；
この酸化物層またはタングステン層の形状を規定し；

前記フォトレジスト層を除去し；
前記バリア金属層上に、第1マスク層を形成し；
前記アンチヒューズの形状を規定し；
前記第1マスク層を除去し；

前記絶縁層上に、金属相互接続層を形成し；
この金属相互接続層上に、第2マスク層を形成し；
前記第2マスク層を除去する；
ことを特徴とする方法。

【請求項 2 5】

請求項 2 4 記載の方法において、
前記アンチヒューズ材料層の形成に際しては、前記アンチヒューズ材料層を、10 nm～80 nmという範囲の厚さで形成することを特徴とする方法。

【請求項 2 6】

請求項 2 4 記載の方法において、
前記バリア金属層の形成に際しては、前記バリア金属層を、25 nm～200 nmという

10

20

30

40

50

範囲の厚さで形成することを特徴とする方法。

【請求項 27】

請求項 24 記載の方法において、

前記バリア金属層の形成に際しては、前記バリア金属層を、Taと、TaCと、TaNと、Tiと、TiCと、TiNと、からなるグループの中から選択された材料から、形成することを特徴とする方法。

【請求項 28】

請求項 24 記載の方法において、

さらに、

前記バリア金属層と前記アンチヒューズ材料層と前記絶縁層と前記金属相互接続層とに対して物理的に接觸している第2絶縁層を形成し；¹⁰

この第2絶縁層の形状を規定する；

ことを特徴とする方法。

【請求項 29】

請求項 24 記載の方法において、

さらに、

前記バリア金属層と前記アンチヒューズ材料層との上に、第3絶縁層を形成し；

この第3絶縁層の形状を規定することによって、前記アンチヒューズ材料層と前記バリア金属層とに対して物理的に接觸した複数のスペーサを形成する；

ことを特徴とする方法。²⁰

【請求項 30】

請求項 24 記載の方法において、

さらに、前記アンチヒューズ材料層と前記バリア金属層とに対して物理的に接觸させて、複数の付着層を配置することを特徴とする方法。

【請求項 31】

請求項 24 記載の方法において、

前記アンチヒューズ材料層の形成に際しては、アモルファスシリコンカーバイドからなる第1層と、アモルファスカーボンからなる第2層と、アモルファスシリコンカーバイドからなる第3層と、を形成することを特徴とする方法。³⁰

【請求項 32】

請求項 24 記載の方法において、

前記アンチヒューズ材料層の形成に際しては、アモルファス窒化シリコンからなる第1層と、アモルファスカーボンからなる第2層と、アモルファス窒化シリコンからなる第3層と、を形成することを特徴とする方法。

【請求項 33】

請求項 24 記載の方法において、

前記アンチヒューズ材料層の形成に際しては、アセチレンを原料ガスとした成膜を行うことを特徴とする方法。

【発明の詳細な説明】

【技術分野】

【0001】

本出願は、2001年10月2日付けで出願された米国特許出願第09/972,825号明細書の優先権を主張するものである。⁴⁰

【0002】

本発明は、アンチヒューズに関するものであり、より詳細には、カーボン含有アンチヒューズ層を使用して形成された金属対金属アンチヒューズに関するものである。

【背景技術】

【0003】

金属対金属アンチヒューズは、当該技術分野においては周知である。このような金属対金属アンチヒューズは、半導体基板上において、通常は、集積回路の中の2つの金属相互接⁵⁰

続層の間に形成される。金属対金属アンチヒューズは、一対をなす下側導電性電極および上側導電性電極の間に介装されたアンチヒューズ材料層を備えている。各電極は、2つの金属相互接続層のうちの一方に対して、電気的に接触している。

【0004】

基板上のアンチヒューズ内においてアンチヒューズ材料層として使用するための材料としては、多様な材料が、これまでに提案されている。そのような材料には、アモルファスシリコンおよびこれを含む合金、ポリシリコン、結晶カーボン、シリコン、ゲルマニウム、カルコゲナイト元素、がある。なお、本出願人の知る限りにおいては、本出願に関連性を有する先行技術文献は存在しない。

【発明の開示】

10

【課題を解決するための手段】

【0005】

本発明による金属対金属アンチヒューズは、集積回路内における2つの金属相互接続層の間に配置される。絶縁層が、下側の金属相互接続層の上方に位置している。絶縁層は、貫通穴を有しており、この貫通穴内に、タングステンプラグを収容している。タングステンプラグは、下側金属相互接続層に対して電気的に接触している。タングステンプラグは、アンチヒューズの下側電極を形成する。タングステンプラグの上面は、絶縁層の上面に対して平坦化される。第1実施形態においては、アンチヒューズ材料層は、アモルファスカーボンと、水素およびフッ素のうちの少なくとも一方によってドーピングされたアモルファスカーボンと、アモルファスシリコンカーバイドと、からなるグループの中から選択された材料を有したものとされ、タングステンプラグの上面に配置される。アンチヒューズ材料層が、アモルファスカーボンを有する場合にはあるいは水素またはフッ素によってドーピングされたアモルファスカーボンを有する場合には、例えばSiNまたはSiCといったような材料からなる付着促進層を、アンチヒューズ材料層と、構造内の他の層との間の境界部分に設けることができる。アンチヒューズ材料層上に配置されたバリア金属層は、アンチヒューズの上部電極を形成する。第2実施形態においては、タングステンプラグの上面と、アンチヒューズ材料層と、の間にも、また、バリア金属層が配置される。

20

【発明を実施するための最良の形態】

【0006】

以下、添付図面を参照する。これら図面においては、同様の部材には、同じ符号が付されている。

30

【0007】

当業者であれば、以下の説明が例示のためのものに過ぎず本発明を何ら限定するものではないことは、理解されるであろう。当業者であれば、他の実施態様を容易に想起するであろう。

【0008】

金属対金属アンチヒューズは、集積回路の半導体基板の上方においてこの半導体基板から絶縁された2つの金属相互接続層の間に配置される。絶縁層が、下側の金属相互接続層の上に配置される。この絶縁層は、貫通穴を備えていて、この貫通穴内に、下側の金属相互接続層に対して電気的に接触しているタングステンプラグが収容されている。このタングステンプラグは、アンチヒューズの下側電極を形成する。タングステンプラグの上面は、絶縁層の上面に対して、平坦化されている。

40

【0009】

まず最初に、図1には、第1実施形態による金属対金属アンチヒューズ(10)の断面図が示されている。図1に示す実施形態においては、基板(12)は、絶縁層(14)と金属相互接続層(16)とによって被覆されている。当業者であれば、図1が単なる例示に過ぎないこと、および、金属相互接続層(16)が、金属製多層構成の集積回路における第1の金属相互接続層である必要がないことは、理解されるであろう。

【0010】

絶縁層(18)は、例えば、およそ400nm~1,000nmという厚さで堆積された

50

二酸化シリコンから形成されたものであって、金属相互接続層（16）上に配置されている。絶縁層（18）は、貫通穴内に形成されかつ金属相互接続層（16）に対して電気的に接続されたタングステンプラグ（20）を、備えている。当業者には公知なように、絶縁層（18）の上面とタングステンプラグ（20）の上面とは、アンチヒューズ（10）の形成時に比較的フラットな表面を形成し得るように平坦化することができる。これに代えて、タングステンプラグ（20）は、CMP技術を使用した平坦化を行うことによって、あるいは、平坦化後に酸素プラズマエッチングを行うことによって、絶縁層（18）の表面よりも上へと、突出させることができる。

【0011】

図1の実施形態においては、アンチヒューズ材料層（22）が、タングステンプラグ（20）上に配置されている。アンチヒューズ材料層（22）は、アモルファスカーボンと、水素またはフッ素によってドーピングされたアモルファスカーボンと、アモルファシリコンカーバイドと、からなるグループの中から選択された材料を含有することができ、約2.5 nm～約1,000 nmという厚さとすることができます。加えて、アンチヒューズ材料層（22）の形成に際しては、上述した材料どうしの組合せを使用することができる。アモルファスカーボンおよびこれの組合せは、好ましくはアセチレンガス（C₂H₂）といったような原料ガスによって、タングステンプラグ（20）上に配置される。

【0012】

例えば、アンチヒューズ材料層（22）は、アモルファスカーボンから、あるいは、水素またはフッ素によってドーピングされたアモルファスカーボンから、あるいは、アモルファシリコンカーバイドから、形成することができ、約10 nm～約80 nmという厚さを有することができる。アンチヒューズ材料層（22）を、水素によってドーピングされたアモルファスカーボンから形成する場合には、水素ドーピングは、原子数比率で約1%～約40%という範囲とすべきである。アンチヒューズ材料層（22）を、フッ素によってドーピングされたアモルファスカーボンから形成する場合には、フッ素ドーピングは、原子数比率で約0.5%～約20%という範囲とすべきである。アンチヒューズ材料層（22）を、シリコンカーバイドから形成する場合には、組成内におけるカーボン原子の比率は、50%よりも大きなものとすべきである。

【0013】

アンチヒューズ材料層（22）は、また、複数層の組合せから形成することもできる。第1の例は、約2.5 nmという厚さを有したアモルファシリコンカーバイドからなる層と、約10 nm～約80 nmという厚さを有したアモルファスカーボンからなる層と、約2.5 nmという厚さを有したアモルファシリコンカーバイドからなる層と、である。第2の例は、約2.5 nmという厚さを有したアモルファス窒化シリコンからなる層と、約10 nm～約80 nmという厚さを有したアモルファスカーボンからなる層と、約2.5 nmという厚さを有したアモルファス窒化シリコンからなる層と、である。

【0014】

アンチヒューズ材料層（22）が、アモルファスカーボンあるいはドーピングされたアモルファスカーボンを有する場合には、SiNまたはSiCからなる薄い（例えば、2.5 nm）付着促進層（図1には図示されていない）が、アンチヒューズ材料層（22）の上と下とに配置される。これにより、アンチヒューズ材料層（22）とアンチヒューズ構造内の連結層との間における付着が促進される。例示するならば、アモルファスカーボンあるいはドーピングされたアモルファスカーボンを有してなるアンチヒューズ材料層は、構造の一部としてそのような付着促進層を有するようにして構成されるべきである。

【0015】

約25 nm～約200 nmという厚さを有した例えばTaやTa_NやTaCやTiやTiCやTi_Nといったようなバリア金属層（24）が、アンチヒューズ材料層上に配置され、アンチヒューズの上側電極を形成する。ここで例示する第2実施形態においては、タングステンプラグの上面とアンチヒューズ材料層（22）との間には、付加的な下側バリア金属層が配置される。図1に示す実施形態においては、酸化物層（28）が、バリア金属

層(24)上に配置されている。酸化物層上にフォトレジスト層を配置し、その後、酸化物層をエッチングする。

【0016】

エッチング後に、フォトレジスト層を除去し、残った酸化物層が、硬いマスクとして利用され、バリア金属層(24)およびアンチヒューズ材料層(22)のエッチング時におけるエッティングマスクとして機能する。酸化物層(28)は、フォトレジスト除去ステップ時にアンチヒューズ材料層(22)が除去されることを防止する。Al、Ti、Ta、Ta_N、および、Ti_Nが、タングステン(W)に対する大きな選択性を有していることにより、PVDタングステンからなる薄い層(約25nm～約50nm)を、また、直下の金属層(24)のエッティングに際しての硬いマスク(28)として、使用することもできる。タングステン層が薄いことにより、フォトレジストからなる薄い層だけが、硬いマスクをパターニングする必要がある。硬いマスクを開放した後に、残っているフォトレジストを除去し、金属積層上に有機材料を存在させることなく、金属層(24)をエッチングすることができる。金属層(24)のエッティング後には、タングステン製の硬いマスクは、SF₆化合物を使用した反応性イオンエッティング(RIE)によってエッティングすることができる。また、エッティングされた金属積層上に、薄いタングステン層を残すこともできる。酸化物またはタングステンからなる硬いマスクは、大きなエッティング選択性をもたらすとともに、アモルファスカーボン製アンチヒューズ材料層(22)の誘電定数(K)や機械的特性に影響を与えることなく、金属層をエッチングし得るという可能性をもたらす。

10

【0017】

図1の実施形態においては、金属相互接続層(26)が、バリア金属層(24)の上方に配置されている。図1の実施形態の変形例においては、バリア金属層(24)上に絶縁層を形成することができ、金属相互接続層(26)は、その絶縁層内に形成された接触用貫通穴を介して、バリア金属層(24)に対して電気接觸することとなる。

20

【0018】

図2には、第2実施形態による金属対金属アンチヒューズ(30)の断面図が示されている。図2に示す実施形態は、図1に示す実施形態と同様のものである。図1の実施形態における構成と対応する図2の実施形態における構成は、同じ符号によって示されている。また、特に言及しない限りに、当業者であれば、様々な層の材質および厚さが、図1の実施形態に関して上述した例示と同様であることは、理解されるであろう。

30

【0019】

図2の実施形態においては、基板(12)は、絶縁層(14)と金属相互接続層(16)とによって被覆されている。図1の場合と同様に、当業者であれば、図2が単なる例示に過ぎないこと、および、金属相互接続層(16)が、金属製多層構成の集積回路における第1の金属相互接続層である必要がないことは、理解されるであろう。

【0020】

絶縁層(18)は、例えば二酸化シリコンから形成されたものであって、金属相互接続層(16)上に配置されている。絶縁層(18)は、貫通穴内に形成されかつ金属相互接続層(16)に対して電気的に接続されたタングステンプラグ(20)を、備えている。当該技術分野においては公知なように、絶縁層(18)の上面とタングステンプラグ(20)の上面とは、アンチヒューズ(30)の形成時に比較的フラットな表面を形成し得るように平坦化することができる。これに代えて、タングステンプラグ(20)は、CMP技術を使用した平坦化を行うことによって、あるいは、平坦化後に酸素プラズマエッティングを行うことによって、絶縁層(18)の表面よりも上へと、隆起させることができる。

40

【0021】

上述したように、図2の実施形態においては、タングステンプラグの上面とアンチヒューズ材料層(22)との間に、付加的なバリア金属層(32)が配置される。アンチヒューズ材料層(22)は、図1の実施形態に関して説明したものと同じである。

【0022】

50

約25nm～約200nmという厚さを有した例えはTaやTa_NやTaCやTiやTiCやTiNといったようなバリア金属層(24)が、アンチヒューズ材料層上に配置され、図2のアンチヒューズ(30)の上側電極を形成する。図2の実施形態においては、酸化物層(28)が、バリア金属層(24)上に配置されている。酸化物層上にフォトレジスト層を配置し、その後、酸化物層をエッティングする。エッティング後に、フォトレジスト層を除去し、残った酸化物層が、硬いマスクとして利用され、バリア金属層(24)およびアンチヒューズ材料層(22)のエッティング時におけるエッティングマスクとして機能する。酸化物層(28)は、フォトレジスト除去ステップ時にアンチヒューズ材料層(22)が除去されることを防止する。A1、Ti、Ta、Ta_N、および、TiNが、タングステン(W)に対する大きな選択性を有していることにより、PVDまたはCVDによる薄いタングステン層(約25nm～約50nm)を、また、直下の金属層(24)のエッティングに際しての硬いマスク(28)として、使用することもできる。タングステン層が薄いことにより、フォトレジストからなる薄い層だけが、硬いマスクをパターニングする必要がある。硬いマスクを開放した後に、残っているフォトレジストを除去し、金属積層上に有機材料を存在させることなく、金属層(24)をエッティングすることができる。金属層(24)のエッティング後には、タングステン製の硬いマスクは、SF₆化合物を使用した反応性イオンエッティング(RIE)によってエッティングすることができる。また、エッティングされた金属積層上に、薄いタングステン層を残すこともできる。酸化物またはタングステンからなる硬いマスクは、大きなエッティング選択性をもたらすとともに、アモルファスカーボン製アンチヒューズ材料層(22)の誘電定数(K)や機械的特性に影響を与えることなく、金属層をエッティングし得るという可能性をもたらす。
10

【0023】

図1の実施形態と図2の実施形態との間の他の相違点は、約100nm～約200nmという厚さを有した二酸化シリコン製堆積層とすることができる付加的な絶縁層(34)を、図2に示すように、バリア金属層(32)とアンチヒューズ材料層(22)とバリア金属層(24)とを備えてなる構造上に、配置し得ることである。金属相互接続層(26)は、絶縁層(34)上に配置され、その絶縁層を貫通して形成された貫通穴を介して、バリア金属層(24)に対して電気接觸することとなる。
20

【0024】

図3には、第3実施形態による金属対金属アンチヒューズ(50)の断面図が示されている。図3に示す実施形態は、図1に示す実施形態と同様のものである。図1の実施形態における構成と対応する図3の実施形態における構成は、同じ符号によって示されている。また、特に言及しない限りに、当業者であれば、様々な層の材質および厚さが、図1の実施形態に関して上述した例示と同様であることは、理解されるであろう。
30

【0025】

図3の実施形態においては、基板(12)は、絶縁層(14)と金属相互接続層(16)とによって被覆されている。図1の場合と同様に、当業者であれば、図3が単なる例示に過ぎないこと、および、金属相互接続層(16)が、金属製多層構成の集積回路における第1の金属相互接続層である必要がないことは、理解されるであろう。
40

【0026】

絶縁層(18)は、例えば堆積した二酸化シリコンから形成されたものであって、金属相互接続層(16)上に配置されている。絶縁層(18)は、貫通穴内に形成されかつ金属相互接続層(16)に対して電気的に接続されたタングステンプラグ(20)を、備えている。当該技術分野においては公知なように、絶縁層(18)の上面とタングステンプラグ(20)の上面とは、アンチヒューズ(50)の形成時に比較的フラットな表面を形成し得るように平坦化することができる。これに代えて、タングステンプラグ(20)は、CMP技術を使用した平坦化を行うことによって、あるいは、平坦化後に酸素プラズマエッティングを行うことによって、絶縁層(18)の表面よりも上へと、隆起させることができる。
50

【0027】

上述したように、アンチヒューズ材料層（22）が、タングステンプラグ（20）上に配置されている。アンチヒューズ材料層（22）は、図1の実施形態に関して説明したものと同じである。約25nm～約200nmという厚さを有した例えればTaやTa_NやTaCやTiやTiCやTiNといったようなバリア金属層（24）が、アンチヒューズ材料層上に配置され、図3のアンチヒューズ（50）の上側電極を形成している。図3の実施形態においては、酸化物層（28）が、バリア金属層（24）上に配置されている。酸化物層上にフォトレジスト層を配置し、その後、酸化物層をエッチングする。エッチング後に、フォトレジスト層を除去し、残った酸化物層が、硬いマスクとして利用され、バリア金属層（24）およびアンチヒューズ材料層（22）のエッチング時におけるエッチングマスクとして機能する。酸化物層（28）は、フォトレジスト除去ステップ時にアンチヒューズ材料層（22）が除去されることを防止する。A1、Ti、Ta、Ta_N、および、Ti_Nが、タングステン（W）に対する大きな選択性を有していることにより、PVDまたはCVDによる薄いタングステン層（約25nm～約50nm）を、また、直下の金属層（24）のエッチングに際しての硬いマスク（28）として、使用することもできる。タングステン層が薄いことにより、フォトレジストからなる薄い層だけが、硬いマスクをバターニングする必要がある。硬いマスクを開放した後に、残っているフォトレジストを除去し、金属積層上に有機材料を存在させることなく、金属層（24）をエッチングすることができる。金属層（24）のエッチング後には、タングステン製の硬いマスクは、SF₆化合物を使用した反応性イオンエッチング（RIE）によってエッチングすることができる。また、エッチングされた金属積層上に、薄いタングステン層を残すことができる。酸化物またはタングステンからなる硬いマスクは、大きなエッチング選択性をもたらすとともに、アモルファスカーボン製アンチヒューズ材料層（22）の誘電定数（K）や機械的特性に影響を与えることなく、金属層をエッチングし得るという可能性をもたらす。
10

【0028】

図1の実施形態と図3の実施形態との間の相違点は、約50nm～約200nmという厚さを有した好ましくは約100nmという厚さを有した窒化シリコンまたは二酸化シリコン製の堆積層（PECVD技術を使用して形成）とすることができる付加的な絶縁層（34）を、図3に示すように、アンチヒューズ材料層（22）とバリア金属層（24）とを備えてなる構造上に、配置し得ることである。この材料は、アンチヒューズ材料層（22）が、金属相互接続層（26）に対して短絡してしまうことを防止する。金属相互接続層（26）は、絶縁層（34）上に配置され、その絶縁層を貫通して形成された貫通穴を介して、バリア金属層（24）に対して電気接觸することとなる。
20

【0029】

図4には、第4実施形態による金属対金属アンチヒューズ（60）の断面図が示されている。図4に示す実施形態は、図1に示す実施形態と同様のものである。図1の実施形態における構成と対応する図4の実施形態における構成は、同じ符号によって示されている。また、特に言及しない限りに、当業者であれば、様々な層の材質および厚さが、図1の実施形態に関して上述した例示と同様であることは、理解されるであろう。
30

【0030】

図4の実施形態においては、基板（12）は、絶縁層（14）と金属相互接続層（16）とによって被覆されている。図1の場合と同様に、当業者であれば、図4が単なる例示に過ぎないこと、および、金属相互接続層（16）が、金属製多層構成の集積回路における第1の金属相互接続層である必要がないことは、理解されるであろう。
40

【0031】

絶縁層（18）は、例えば堆積した二酸化シリコンから形成されたものであって、金属相互接続層（16）上に配置されている。絶縁層（18）は、貫通穴内に形成されかつ金属相互接続層（16）に対して電気的に接続されたタングステンプラグ（20）を、備えている。当該技術分野においては公知なように、絶縁層（18）の上面とタングステンプラグ（20）の上面とは、アンチヒューズ（60）の形成時に比較的フラットな表面を形成
50

し得るように平坦化することができる。これに代えて、タングステンプラグ（20）は、C M P技術を使用した平坦化を行うことによって、あるいは、平坦化後に酸素プラズマエッチングを行うことによって、絶縁層（18）の表面よりも上へと、隆起させることができる。

【0032】

上述したように、アンチヒューズ材料層（22）が、タングステンプラグ（20）上に配置されている。アンチヒューズ材料層（22）は、図1の実施形態に関する説明したものと同じである。約25 nm～約200 nmという厚さを有した例えればTaやTaNやTaCやTiやTiCやTiNといったようなバリア金属層（24）が、アンチヒューズ材料層上に配置され、図4のアンチヒューズ（60）の上側電極を形成している。図4の実施形態においては、酸化物層（28）が、バリア金属層（24）上に配置されている。酸化物層上にフォトレジスト層を配置し、その後、酸化物層をエッチングする。エッチング後に、フォトレジスト層を除去し、残った酸化物層が、硬いマスクとして利用され、バリア金属層（24）およびアンチヒューズ材料層（22）のエッチング時におけるエッチングマスクとして機能する。酸化物層（28）は、フォトレジスト除去ステップ時にアンチヒューズ材料層（22）が除去されることを防止する。A1、Ti、Ta、TaN、および、TiNが、タングステン（W）に対する大きな選択性を有していることにより、PVDまたはCVDによる薄いタングステン層（約25 nm～約50 nm）を、また、直下の金属層（24）のエッチングに際しての硬いマスク（28）として、使用することもできる。タングステン層が薄いことにより、フォトレジストからなる薄い層だけが、硬いマスクをバターニングする必要がある。硬いマスクを開放した後に、残っているフォトレジストを除去し、金属積層上に有機材料を存在させることなく、金属層（24）をエッチングすることができる。金属層（24）のエッチング後には、タングステン製の硬いマスクは、SF₆化合物を使用した反応性イオンエッチング（RIE）によってエッチングすることができる。また、エッチングされた金属積層上に、薄いタングステン層を残すこともできる。酸化物またはタングステンからなる硬いマスクは、大きなエッチング選択性をもたらすとともに、アモルファスカーボン製アンチヒューズ材料層（22）の誘電定数（K）や機械的特性に影響を与えることなく、金属層をエッチングし得るという可能性をもたらす。

【0033】

図1の実施形態と図4の実施形態との間の相違点は、約50 nm～約200 nmという厚さを有した好ましくは約100 nmという厚さを有した窒化シリコンまたは二酸化シリコン製の堆積層（PECVD技術を使用して形成）とすることができる付加的な絶縁層またはスペーサ（35）を、図4に示すように、アンチヒューズ材料層（22）とバリア金属層（24）とを備えてなる構造に隣接配置してこの構造を被覆し得ることである。この材料は、アンチヒューズ材料層（22）が、金属相互接続層（26）に対して短絡してしまうことを防止する。金属相互接続層（26）は、スペーサ（35）上に配置され、図4に示すようにして、バリア金属層（24）に対して電気接觸することとなる。

【0034】

図5A～図5Cは、図1のアンチヒューズに関し、形成プロセスにおいて選択された各時点での構成を示す断面図である。アンチヒューズ（10）の形成が、絶縁層（18）とタングステンプラグ（20）とに関する周知技術による平坦化を行った後から開始されていることにより、図5A～図5Cのすべての図は、アンチヒューズ形成プロセスの開始時点において、絶縁層（18）とタングステンプラグ（20）とを有している。

【0035】

図5Aに示すように、図1のアンチヒューズ（10）は、タングステンプラグ（20）と絶縁層（18）との上に、アンチヒューズ材料層（22）が形成される。上述したように、アンチヒューズ材料層（22）が、アモルファスカーボンからあるいはドーピングされたアモルファスカーボンから形成される場合には、例えばSiNやSiCといったような材料からなる薄い付着促進材料層（符号（36）によって図示されている）が、PECV

10

20

30

30

40

50

D技術を使用して成膜される。

【0036】

その後、アンチヒューズ材料層（22）を、PECVD技術を使用して成膜する。当業者であれば理解されるように、アンチヒューズ材料層（22）の厚さは、通常は、約10nm～約80nmとされる。当業者であれば、使用される厚さが、最終的に形成されるアンチヒューズに関する所望のプログラミング電圧に依存することは、理解されるであろう。必要であれば、薄い付着促進材料層（38）を、アンチヒューズ材料層（22）上に成膜し、その後に直上位置に成膜されるバリア金属層に対しての付着特性を、付与する。

【0037】

次に、バリア金属層（24）を、約25nm～約200nmという厚さでもって、PVD 10 スパッタリング技術を使用して、成膜する。その後、酸化物層（28）を、バリア金属層（24）上に成膜する。酸化物層（28）は、約500オングストローム～約4,000オングストロームという厚さでもって、成膜される。酸化物層（28）上にフォトレジスト層を成膜し、その後、酸化物層（28）をエッティングする。エッティング後に、フォトレジスト層を除去し、残った酸化物層が、硬いマスクとして利用され、バリア金属層（24）およびアンチヒューズ材料層（22）のエッティング時におけるエッティングマスクとして機能する。Al、Ti、Ta、TaN、および、TiNが、タンゲステン（W）に対する大きな選択性を有することにより、PVDまたはCVDによる薄いタンゲステン層（約25nm～約50nm）を、また、直下の金属層（24）のエッティングに際しての硬いマスク（28）として、使用することもできる。タンゲステン層（28）は、約250オングストローム～約4,000オングストロームという厚さでもって、好ましくは約500オングストロームという厚さでもって、成膜することができる。硬いマスクを開放した後に、残っているフォトレジストを除去し、金属積層上に有機材料を存在させることなく、金属層（24）をエッティングすることができる。金属層（24）のエッティング後には、タンゲステン製の硬いマスクは、エッティングすることができる。また、エッティングされた金属積層上に、薄いタンゲステン層を残すこともできる。酸化物またはタンゲステンからなる硬いマスクは、大きなエッティング選択性をもたらすとともに、アモルファスカーボン製アンチヒューズ材料層（22）の誘電定数（K）や機械的特性に影響を与えることなく、金属層をエッティングし得るという可能性をもたらす。図5Aは、バリア金属層（24）と、酸化物層またはタンゲステン層（28）と、が成膜された後の時点における構成であって、アンチヒューズの形成途中の構成を図示している。 20 30

【0038】

アンチヒューズ材料層と、任意の必要な付着層と、バリア金属層（24）と、酸化物製またはタンゲステン製の硬いマスクと、を形成し終わった後に、マスク層（40）を、バリア金属層（24）の表面の上方に形成する。このマスク層（40）の目的は、層（36, 22, 38, 24）からなるアンチヒューズ『積層』の形状を規定することである。その後、従来的なエッティングステップを行うことにより、アンチヒューズ積層を所望の幾何形状へとエッティングすることができる。図5Bは、エッティングステップが行われて、アンチヒューズ積層の形状が規定された後の時点であって、なおかつ、マスク層（40）の除去前の時点における構成を示している。 40

【0039】

図5Cにおいては、マスク層（40）は、従来的なマスク除去ステップを使用して、既に除去されている。酸化物層（図示せず）を形成して、アンチヒューズ積層の側面を保護する。そして、金属相互接続層（26）を、アンチヒューズ積層をなす複数の層（36, 22, 38, 24）上において、および、酸化物層（図示せず）の上面において、および、絶縁層（18）の露出面上において、成膜する。金属エッティングステップのための準備として、マスク層（42）を、従来的なフォトリソグラフィー技術を使用することによって金属相互接続層（26）上に形成する。このマスク層（42）を利用して、金属相互接続層（26）の幾何形状を規定する。図5Cは、マスク層（42）の形成後であってなお 50

かつ金属エッチングステップの前の時点における構成を示している。図1が、金属エッチングステップの実施後のアンチヒューズ構成を示している。上述したように、バリア金属層(24)上にまず最初に絶縁層(図示せず)を成膜することができ、この絶縁層に接続用貫通穴を形成して、その後に、金属相互接続層(26)を、絶縁層上に、および、接続用貫通穴内に、成膜することができる。

【0040】

図6A～図6Cは、図2のアンチヒューズ(30)に関し、形成プロセスにおいて選択された各時点での構成を示す断面図である。図5A～図5Cに示すプロセスの場合と同様に、アンチヒューズ(30)の形成は、絶縁層(18)とタンゲステンプラグ(20)とに関する周知技術による平坦化(あるいは、タンゲステンプラグ(20)が突出している)を行った後から開始されており、この後に、周知の従来的プロセスステップが行われる。したがって、図6A～図6Cのすべての図は、アンチヒューズ形成プロセスの開始時点において、絶縁層(18)とタンゲステンプラグ(20)とを有している。

【0041】

図6Aに示すように、図2のアンチヒューズ(30)は、タンゲステンプラグ(20)と絶縁層(18)との上に、バリア金属層(32)を成膜することによって、形成されている。その後、アンチヒューズ材料層(22)が、バリア金属層(32)上に成膜される。上述したように、アンチヒューズ材料層(22)が、アモルファスカーボンからあるいはドーピングされたアモルファスカーボンから形成される場合には、例えばSiNやSiCといったような材料からなる薄い付着促進材料層(図6Aにおいては、符号(36)によって図示されている)が、PECVD技術を使用して成膜される。

【0042】

その後、アンチヒューズ材料層(22)を、PECVD技術を使用して成膜する。当業者であれば理解されるように、アンチヒューズ材料層(22)の厚さは、通常は、約10nm～約80nmとされる。当業者であれば、集積回路上に配置されるという実際の実施形態において使用される厚さが、最終的に形成されるアンチヒューズに関する所望のプログラミング電圧に依存することは、理解されるであろう。例えば、約20nmという厚さとされたそのようなアンチヒューズ層を有して形成されたアンチヒューズにおいては、プログラミングに際して約5Vという電圧を必要とすることとなる。必要であれば、薄い付着促進材料層(38)を、アンチヒューズ材料層(22)上に成膜し、直上位置にその後に成膜されるバリア金属層に対しての付着特性を、付与する。

【0043】

次に、バリア金属層(24)を、約25nm～約200nmという厚さでもって、PVD技術を使用して、成膜する。その後、酸化物層(28)を、バリア金属層(24)上に成膜する。酸化物層(28)は、約500オングストローム～約4,000オングストロームという厚さでもって、好ましくは約2,000オングストロームという厚さでもって、成膜される。酸化物層(28)上にフォトレジスト層を成膜し、その後、酸化物層(28)をエッチングする。エッチング後に、フォトレジスト層を除去し、残った酸化物層が、硬いマスクとして利用され、バリア金属層(24)およびアンチヒューズ材料層(22)のエッチング時におけるエッチングマスクとして機能する。Al、Ti、Ta、Ta_N、および、TiNが、タンゲステン(W)に対する大きな選択性を有していることにより、PVDまたはCVDによる薄いタンゲステン層(約25nm～約50nm)を、また、直下の金属層(24)のエッチングに際しての硬いマスク(28)として、使用することができる。タンゲステン層(28)は、約250オングストローム～約4,000オングストロームという厚さでもって、好ましくは約500オングストロームという厚さでもって、成膜することができる。硬いマスクを開放した後に、残っているフォトレジストを除去し、金属積層上に有機材料を存在させることなく、金属層(24)をエッチングすることができる。金属層(24)のエッチング後には、タンゲステン製の硬いマスクは、エッチングすることができる。また、エッチングされた金属積層上に、薄いタンゲステン層を残すこともできる。酸化物またはタンゲステンからなる硬いマスクは、大きなエッチング選

択性をもたらすとともに、アモルファスカーボン製アンチヒューズ材料層（22）の誘電定数（K）や機械的特性に影響を与えることなく、金属層をエッティングし得るという可能性をもたらす。図6Aは、バリア金属層（24）と、酸化物層またはタンゲステン層（28）と、が成膜された後の時点における構成であって、アンチヒューズの形成途中の構成を図示している。

【0044】

アンチヒューズ材料層と、任意の必要な付着層と、バリア金属層（24）と、酸化物製またはタンゲステン製の硬いマスクと、を形成し終わった後に、マスク層（40）を、バリア金属層（24）の表面の上方に形成する。このマスク層（40）の目的は、層（32, 36, 22, 38, 24）からなるアンチヒューズ『積層』の形状を規定することである。¹⁰その後、従来的なエッティングステップを行うことにより、アンチヒューズ積層を所望の幾何形状へとエッティングすることができる。図6Bは、エッティングステップが行われて、アンチヒューズ積層の形状が規定された後の時点であって、なおかつ、マスク層（40）の除去前の時点における構成を示している。

【0045】

図6Cにおいては、マスク層（40）は、従来的なマスク除去ステップを使用して、既に除去されている。絶縁層（34）を、アンチヒューズ積層をなす複数の層（36, 22, 38, 24）上において、および、絶縁層（18）の露出面上において、成膜する。その後、従来的なマスク技術およびエッティング技術（図示せず）を使用することによって、絶縁層（34）内に接続用貫通穴を形成する。次に、金属相互接続層（26）を、絶縁層（20, 34）上に、および、接続用貫通穴内に、成膜する。この場合、接続用貫通穴によって、バリア金属層（24）に対しての電気的接続が行われる。その後、金属エッティングステップのための準備として、マスク層（42）を、従来的なフォトリソグラフィー技術を使用することによって金属相互接続層（26）上に形成する。このマスク層（42）を利用して、金属相互接続層（26）の幾何形状を規定する。図6Cは、マスク層（42）の形成後であってなおかつ金属エッティングステップの前の時点における構成を示している。図2が、金属エッティングステップの実施後のアンチヒューズ（30）の構成を示している。

【0046】

図7A～図7Cは、図3のアンチヒューズ（50）に関し、形成プロセスにおいて選択された各時点での構成を示す断面図である。図5A～図5Cに示すプロセスの場合と同様に、アンチヒューズ（50）の形成は、絶縁層（18）とタンゲステンプラグ（20）とに関する周知技術による平坦化（あるいは、タンゲステンプラグ（20）が突出している）を行った後から開始されており、この後に、周知の従来的プロセスステップが行われる。したがって、図7A～図7Cのすべての図は、アンチヒューズ形成プロセスの開始時点において、絶縁層（18）とタンゲステンプラグ（20）とを有している。

【0047】

図7Aに示すように、図3のアンチヒューズ（50）は、タンゲステンプラグ（20）と絶縁層（18）との上に、アンチヒューズ材料層（22）を成膜することによって、形成されている。上述したように、アンチヒューズ材料層（22）が、アモルファスカーボンからあるいはドーピングされたアモルファスカーボンから形成される場合には、例えばSiNやSiCといったような材料からなる薄い付着促進材料層（図7Aにおいては、符号（36）によって図示されている）が、PECVD技術を使用して成膜される。

【0048】

その後、アンチヒューズ材料層（22）を、PECVD技術を使用して成膜する。当業者であれば理解されるように、アンチヒューズ材料層（22）の厚さは、通常は、約10nm～約80nmとされる。当業者であれば、集積回路上に配置されるという実際の実施形態において使用される厚さが、最終的に形成されるアンチヒューズに関する所望のプログラミング電圧に依存することは、理解されるであろう。例えば、約20nmという厚さとされたそのようなアンチヒューズ層を有して形成されたアンチヒューズにおいては、プログラミングに際して約5Vという電圧を必要とすることとなる。必要であれば、薄い付

着促進材料層（38）を、アンチヒューズ材料層（22）上に成膜し、直上位置にその後に成膜されるバリア金属層に対する付着特性を、付与する。

【0049】

次に、バリア金属層（24）を、約25nm～約200nmという厚さでもって、PVD技術を使用して、成膜する。その後、酸化物層（28）を、バリア金属層（24）上に成膜する。酸化物層（28）は、約500オングストローム～約4,000オングストロームという厚さでもって、好ましくは約2,000オングストロームという厚さでもって、成膜される。酸化物層（28）上にフォトレジスト層を成膜し、その後、酸化物層（28）をエッティングする。エッティング後に、フォトレジスト層を除去し、残った酸化物層が、硬いマスクとして利用され、バリア金属層（24）およびアンチヒューズ材料層（22）のエッティング時におけるエッティングマスクとして機能する。A1、Ti、Ta、Ta_N、および、Ti_Nが、タングステン（W）に対する大きな選択性を有していることにより、PVDまたはCVDによる薄いタングステン層（約25nm～約50nm）を、また、直下の金属層（24）のエッティングに際しての硬いマスク（28）として、使用することもできる。タングステン層（28）は、約250オングストローム～約4,000オングストロームという厚さでもって、好ましくは約500オングストロームという厚さでもって、成膜することができる。硬いマスクを開放した後に、残っているフォトレジストを除去し、金属積層上に有機材料を存在させることなく、金属層（24）をエッティングすることができる。金属層（24）のエッティング後には、タングステン製の硬いマスクは、エッティングすることができる。また、エッティングされた金属積層上に、薄いタングステン層を残すこともできる。酸化物またはタングステンからなる硬いマスクは、大きなエッティング選択性をもたらすとともに、アモルファスカーボン製アンチヒューズ材料層（22）の誘電定数（K）や機械的特性に影響を与えることなく、金属層をエッティングし得るという可能性をもたらす。図7Aは、バリア金属層（24）と、酸化物層またはタングステン層（28）と、が成膜された後の時点における構成であって、アンチヒューズの形成途中の構成を図示している。

【0050】

アンチヒューズ材料層と、任意の必要な付着層と、バリア金属層（24）と、酸化物製またはタングステン製の硬いマスクと、を形成し終わった後に、マスク層（40）を、バリア金属層（24）の表面の上方に形成する。このマスク層（40）の目的は、層（36, 22, 38, 24）からなるアンチヒューズ『積層』の形状を規定することである。その後、従来的なエッティングステップを行うことにより、アンチヒューズ積層を所望の幾何形状へとエッティングすることができる。図7Bは、エッティングステップが行われて、アンチヒューズ積層の形状が規定された後の時点であって、なおかつ、マスク層（40）の除去前の時点における構成を示している。

【0051】

図7Cにおいては、マスク層（40）は、従来的なマスク除去ステップを使用して、既に除去されている。絶縁層（34）を、アンチヒューズ積層をなす複数の層（36, 22, 38, 24）上において、および、絶縁層（18）の露出面上において、成膜する。その後、従来的なマスク技術およびエッティング技術（図示せず）を使用することによって、絶縁層（34）内に接続用貫通穴を形成する。次に、金属相互接続層（26）を、絶縁層（34）上に、および、接続用貫通穴内に、成膜する。この場合、接続用貫通穴によって、バリア金属層（24）に対しての電気的接続が行われる。その後、金属エッティングステップのための準備として、マスク層（42）を、従来的なフォトリソグラフィー技術を使用することによって金属相互接続層（26）上に形成する。このマスク層（42）を利用して、金属相互接続層（26）の幾何形状を規定する。図7Cは、マスク層（42）の形成後であってなおかつ金属エッティングステップの前の時点における構成を示している。図3が、金属エッティングステップの実施後のアンチヒューズ（50）の構成を示している。

【0052】

図8A～図8Cは、図4のアンチヒューズ（60）に関し、形成プロセスにおいて選択さ

10

20

30

40

50

れた各時点での構成を示す断面図である。図5A～図5Cに示すプロセスの場合と同様に、アンチヒューズ(60)の形成は、絶縁層(18)とタングステンプラグ(20)に関する周知技術による平坦化(あるいは、タングステンプラグ(20)が突出している)を行った後から開始されており、この後に、周知の従来的プロセスステップが行われる。したがって、図8A～図8Cのすべての図は、アンチヒューズ形成プロセスの開始時点において、絶縁層(18)とタングステンプラグ(20)とを有している。

【0053】

図8Aに示すように、図4のアンチヒューズ(60)は、タングステンプラグ(20)と絶縁層(18)との上に、アンチヒューズ材料層(22)を成膜することによって、形成されている。上述したように、アンチヒューズ材料層(22)が、アモルファスカーボンからあるいはドーピングされたアモルファスカーボンから形成される場合には、例えばSiNやSiCといったような材料からなる薄い付着促進材料層(図8Aにおいては、符号(36)によって図示されている)が、PECVD技術を使用して成膜される。

【0054】

その後、アンチヒューズ材料層(22)を、PECVD技術を使用して成膜する。当業者であれば理解されるように、アンチヒューズ材料層(22)の厚さは、通常は、約10nm～約80nmとされる。当業者であれば、集積回路上に配置されるという実際の実施形態において使用される厚さが、最終的に形成されるアンチヒューズに関する所望のプログラミング電圧に依存することは、理解されるであろう。例えば、約20nmという厚さとされたそのようなアンチヒューズ層を有して形成されたアンチヒューズにおいては、プログラミングに際して約5Vという電圧を必要とすることとなる。必要であれば、薄い付着促進材料層(38)を、アンチヒューズ材料層(22)上に成膜し、直上位置にその後に成膜されるバリア金属層に対しての付着特性を、付与する。

【0055】

次に、バリア金属層(24)を、約25nm～約200nmという厚さでもって、PVD技術を使用して、成膜する。その後、酸化物層(28)を、バリア金属層(24)上に成膜する。酸化物層(28)は、約500オングストローム～約4,000オングストロームという厚さでもって、好ましくは約2,000オングストロームという厚さでもって、成膜される。酸化物層(28)上にフォトレジスト層を成膜し、その後、酸化物層(28)をエッティングする。エッティング後に、フォトレジスト層を除去し、残った酸化物層が、硬いマスクとして利用され、バリア金属層(24)およびアンチヒューズ材料層(22)のエッティング時におけるエッティングマスクとして機能する。Al、Ti、Ta、Ta_N、および、TiNが、タングステン(W)に対する大きな選択性を有していることにより、PVDまたはCVDによる薄いタングステン層(約25nm～約50nm)を、また、直下の金属層(24)のエッティングに際しての硬いマスク(28)として、使用することができる。タングステン層(28)は、約250オングストローム～約4,000オングストロームという厚さでもって、好ましくは約500オングストロームという厚さでもって、成膜することができる。硬いマスクを開放した後に、残っているフォトレジストを除去し、金属積層上に有機材料を存在させることなく、金属層(24)をエッティングすることができる。金属層(24)のエッティング後には、タングステン製の硬いマスクは、エッティングすることができる。また、エッティングされた金属積層上に、薄いタングステン層を残すこともできる。酸化物またはタングステンからなる硬いマスクは、大きなエッティング選択性をもたらすとともに、アモルファスカーボン製アンチヒューズ材料層(22)の誘電定数(K)や機械的特性に影響を与えることなく、金属層をエッティングし得るという可能性をもたらす。図8Aは、バリア金属層(24)と、酸化物層またはタングステン層(28)と、が成膜された後の時点における構成であって、アンチヒューズの形成途中の構成を図示している。

【0056】

アンチヒューズ材料層と、任意の必要な付着層と、バリア金属層(24)と、酸化物層またはタングステン製の硬いマスクと、を形成し終わった後に、マスク層(40)を、バリ

10

20

30

40

50

ア金属層（24）の表面の上方に形成する。このマスク層（40）の目的は、層（36, 22, 38, 24）からなるアンチヒューズ『積層』の形状を規定することである。その後、従来的なエッチングステップを行うことにより、アンチヒューズ積層を所望の幾何形状へとエッチングすることができる。図8Bは、エッチングステップが行われて、アンチヒューズ積層の形状が規定された後の時点であって、なおかつ、マスク層（40）の除去前の時点における構成を示している。

【0057】

図8Cにおいては、マスク層（40）は、従来的なマスク除去ステップを使用して、既に除去されている。絶縁層（35）を、アンチヒューズ積層をなす複数の層（36, 22, 38, 24）上において、および、絶縁層（18）の露出面上において、成膜する。その後、従来的なマスク技術およびエッチング技術（図示せず）を使用することによって、絶縁層（35）を、複数のスペーサへと成形する。次に、金属相互接続層（26）を、スペーサ（35）上に成膜し、バリア金属層（24）に対しての電気的接続を行う。その後、金属エッチングステップのための準備として、マスク層（42）を、従来的なフォトリソグラフィー技術を使用することによって金属相互接続層（26）上に形成する。このマスク層（42）を利用して、金属相互接続層（26）の幾何形状を規定する。図8Cは、マスク層（42）の形成後であってなおかつ金属エッチングステップの前の時点における構成を示している。図4が、金属エッチングステップの実施後のアンチヒューズ（60）の構成を示している。

【0058】

20

金属対金属アンチヒューズ内のアンチヒューズ材料層として、アモルファスカーボンや、水素またはフッ素の少なくとも一方によってドーピングされたアモルファスカーボンや、あるいは、アモルファスシリコンカーバイド、を使用することにより、プログラミング後に導電性フィラメントを劣化させることとなる『ヒーリング』や『スイッチング』が防止される。

【0059】

30

本発明について、例示としての実施形態を参照して説明したけれども、当業者であれば、本発明の範囲を逸脱することなく、様々な変形が可能であること、および、各構成要素を均等物によって代替し得ることは、理解されるであろう。加えて、本発明の実質的な範囲を逸脱することなく、本発明による開示に基づいて、特定の状況や材質を適合化するための様々な修正を行うことができる。したがって、本発明は、本発明の実施に際して最良の態様をなす上記特別の実施形態によって限定されるものではなく、本発明は、特許請求の範囲の属するすべての実施態様をも包含するものであることが、意図されている。

【図面の簡単な説明】

【0060】

- 【図1】アンチヒューズの第1実施形態を示す断面図である。
- 【図2】アンチヒューズの第2実施形態を示す断面図である。
- 【図3】アンチヒューズの第3実施形態を示す断面図である。
- 【図4】アンチヒューズの第4実施形態を示す断面図である。

【図5A】図1のアンチヒューズに関し、形成プロセスの各時点での構成を示す断面図である。

【図5B】図1のアンチヒューズに関し、形成プロセスの各時点での構成を示す断面図である。

【図5C】図1のアンチヒューズに関し、形成プロセスの各時点での構成を示す断面図である。

【図6A】図2のアンチヒューズに関し、形成プロセスの各時点での構成を示す断面図である。

【図6B】図2のアンチヒューズに関し、形成プロセスの各時点での構成を示す断面図である。

【図6C】図2のアンチヒューズに関し、形成プロセスの各時点での構成を示す断面図で 50

ある。

【図7 A】図3のアンチヒューズに関し、形成プロセスの各時点での構成を示す断面図である。

【図7 B】図3のアンチヒューズに関し、形成プロセスの各時点での構成を示す断面図である。

【図7 C】図3のアンチヒューズに関し、形成プロセスの各時点での構成を示す断面図である。

【図8 A】図4のアンチヒューズに関し、形成プロセスの各時点での構成を示す断面図である。

【図8 B】図4のアンチヒューズに関し、形成プロセスの各時点での構成を示す断面図である。
10

【図8 C】図4のアンチヒューズに関し、形成プロセスの各時点での構成を示す断面図である。

【符号の説明】

【0 0 6 1】

1 0 金属対金属アンチヒューズ

1 6 金属相互接続層

1 8 絶縁層

2 0 タングステンプラグ

2 2 アンチヒューズ材料層

20

2 4 バリア金属層

2 6 金属相互接続層

2 8 酸化物層、タングステン層、硬いマスク

3 0 金属対金属アンチヒューズ

3 2 付加的なバリア金属層

3 4 付加的な絶縁層

3 5 付加的な絶縁層、スペーサ

3 6 付着促進材料層

3 8 付着促進材料層

4 0 マスク層

30

4 2 マスク層

5 0 金属対金属アンチヒューズ

6 0 金属対金属アンチヒューズ

【国際公開パンフレット】

(12) INTERNATIONAL APPLICATION PUBLISHED UNDER THE PATENT COOPERATION TREATY (PCT)

(19) World Intellectual Property Organization
International Bureau(43) International Publication Date
10 April 2003 (10.04.2003)

PCT

(10) International Publication Number
WO 03/030217 A2

(51) International Patent Classification: **H01L** (61) Designated States (national): AF, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BY, BY, CZ, CA, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, ES, FI, GB, GD, GE, GU, GM, GR, HU, ID, IL, IN, IS, JP, KE, KO, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MN, MZ, NO, NZ, OM, PL, PT, RU, RI, SD, SE, SG, SI, SK, SL, TL, TM, TN, TR, TE, TZ, UA, UG, UZ, VN, YU, ZA, ZM, ZW.

(23) International Application Number: PCT/US02/31253

(22) International Filing Date: 20 September 2002 (30.09.2002)

(25) Filing Language: English

(26) Publication Language: English

(39) Priority Data: (09/72,325 2 October 2001 (02.10.2001) US

(71) Applicant: ACTEL CORPORATION (US/US), 295 East Arques Avenue, Sunnyvale, CA 94086 (US)

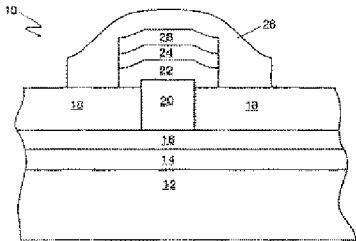
(72) Inventors: HAWLEY, Frank, W.; 1350 Copi Drive, Campbell, CA 95008 (US); MCCOLLUM, John, L.; 19180 Meridian Drive, San Jose, CA 95030 (US); RANAWERA, Jeewitha, C.; 1480 Via Cuncion, San Jose, CA 95128 (US).

(74) Agent: COPPES-GATHY, Nicole, E.; Stern Patent Group, Ltd., P.O. Box 6149, Stateline, NV 89449 (US).

Published:
without international search report and to be republished upon receipt of that report

For two-letter codes and other abbreviations, refer to the "Guidance Notes on Codes and Abbreviations" appearing at the beginning of each regular issue of the PCT Gazette.

(54) Title: METAL-TO-METAL ANTI FUSE EMPLOYING CARBON-CONTAINING ANTI FUSE MATERIAL



WO 03/030217 A2

(57) Abstract: A metal-to-metal anti-fuse is disposed between two metal interconnect layers in an integrated circuit. An insulating layer is disposed above a lower metal interconnect layer. The insulating layer includes a via formed therethrough containing a tungsten plug in electrical contact with the lower metal interconnect layer. The tungsten plug forms a lower electrode of the anti-fuse. The upper surface of the tungsten plug is planarized with the upper surface of the insulating layer. In a first embodiment, an anti-fuse material layer comprising amorphous carbon, amorphous carbon doped with hydrogen or fluorine, or amorphous silicon carbide is disposed above the upper surface of the tungsten plug. A layer of a barrier metal disposed over the anti-fuse material layer forms an upper electrode of the anti-fuse. An oxide of tungsten hard mask provides high etch selectivity and the possibility to etch barrier metals without affecting the dielectric constant value and mechanical properties of the anti-fuse material. In a second embodiment, a layer of barrier material is disposed between the top surface of the tungsten plug and the anti-fuse material layer. An adhesion-promoting layer may be used where amorphous carbon is used as the anti-fuse material layer.

5

METAL-TO-METAL ANTIFUSE EMPLOYING
CARBON-CONTAINING ANTIFUSE MATERIAL

10 CROSS-REFERENCE TO RELATED APPLICATIONS

The present application claims the benefit of the date of United States Patent Application No. 09/972,825, filed 02 October 2001.

15 BACKGROUND

The present application relates to antifuses, and more particularly, to metal-to-metal antifuses fabricated using carbon-containing antifuse layers.

20 Metal-to-metal antifuses are well known in the art. These devices are formed above a semiconductor substrate, usually between two metal interconnect layers in an integrated circuit and comprises an antifuse material layer sandwiched between a pair of lower and upper conductive electrodes, each electrode in electrical contact with one of the two metal interconnect layers.

Numerous materials have been proposed for use as antifuse material layers in above-substrate antifuses. Such materials include amorphous silicon or an alloy thereof, poly silicon, crystalline carbon, silicon, germanium, chalcogenide elements.

25

SUMMARY

A metal-to-metal antifuse is disposed between two metal interconnect layers in an integrated circuit. An insulating layer is disposed above a lower metal interconnect layer. The insulating layer includes a via formed therethrough containing a tungsten plug in electrical contact with the lower metal interconnect layer. The tungsten plug forms a lower electrode of the antifuse. The upper surface of the tungsten plug is planarized with the upper surface of the insulating layer. In a first embodiment, an antifuse material layer comprising a material selected from the group including amorphous carbon, amorphous carbon doped with hydrogen or fluorine, and amorphous silicon carbide is disposed above the upper surface of the tungsten plug. Where the antifuse material layer comprises amorphous carbon, amorphous carbon doped with hydrogen or fluorine, an adhesion-promoting layer of a material such as SiN or SiC may be provided at the interfaces of the antifuse material layer and the other layers in the structure. A barrier metal layer disposed over the antifuse material

5 layer forms an upper electrode of the antifuse. In a second embodiment, a barrier metal layer is also disposed between the top surface of the tungsten plug and the antifuse material layer.

BRIEF DESCRIPTION OF THE FIGURES

Referring now to the figures, wherein like elements are numbered alike:

10 FIG. 1 is a cross-sectional view of a first illustrative antifuse;

FIG. 2 is a cross-sectional view of a second illustrative antifuse;

FIG. 3 is a cross-sectional view of a third illustrative antifuse;

FIG. 4 is a cross-sectional view of a fourth illustrative antifuse;

FIGS. 5A through 5C are cross-sectional views of the antifuse of FIG. 1 showing the 15 structure existing at selected points in the fabrication process;

FIGS. 6A through 6C are cross-sectional views of the antifuse of FIG. 2 showing the structure existing at selected points in the fabrication process;

FIGS. 7A through 7C are cross-sectional views of the antifuse of FIG. 3 showing the structure existing at selected points in the fabrication process; and

20 FIGS. 8A through 8C are cross-sectional views of the antifuse of FIG. 4 showing the structure existing at selected points in the fabrication process.

DETAILED DESCRIPTION OF THE INVENTION

Those of ordinary skill in the art will realize that the following description is 25 illustrative only and not in any way limiting. Other embodiments will readily suggest themselves to such skilled persons.

The metal-to-metal antifuses are disposed between two metal interconnect layers that lie above and are insulated from the semiconductor substrate in an integrated circuit. An insulating layer is disposed above a lower metal interconnect layer. The insulating layer 30 includes a via formed therethrough containing a tungsten plug in electrical contact with the lower metal interconnect layer. The tungsten plug forms a lower electrode of the antifuse. The upper surface of the tungsten plug is planarized with the upper surface of the insulating layer.

Referring first to FIG. 1, a cross-sectional view shows a first illustrative metal-to-metal antifuse 10. In the embodiment shown in FIG. 1, substrate 12 is shown covered by insulating layer 14 and metal interconnect layer 16. Persons of ordinary skill in the art will realize that FIG. 1 is merely illustrative and that metal interconnect layer 16 need not be the 35 first metal interconnect layer in a multi-level metal integrated circuit.

WO 03/030217

PCT/US02/31253

5 Insulating layer 18, comprising, for example, deposited silicon dioxide having a thickness from between about 400 nanometers (nm) to about 1,000 nm, is disposed above metal interconnect layer 16 and includes a tungsten plug 20 formed in a via therethrough and electrically coupled to metal interconnect layer 16. As is known in the art, the upper surfaces of insulating layer 18 and tungsten plug 20 may be planarized to provide a relatively flat
10 surface upon which to fabricate antifuse 10. Alternatively, tungsten plug 20 may be raised above the surface of the insulating layer 18 by performing planarization using CMP techniques or by performing a plasma oxide etch after planarization.

In the embodiment of FIG. 1, an antifuse material layer 22 is disposed over tungsten plug 20. The antifuse material layer 22 may comprise a material selected from the group
15 including amorphous carbon, amorphous carbon doped with hydrogen or fluorine, and amorphous silicon carbide and may have a thickness of about 2.5 nm to about 1,000 nm. In addition, combinations of the materials as disclosed herein may be used for the antifuse material layer 22. The amorphous carbon, and combinations thereof, are disposed over the tungsten plug 20 by a source gas, preferably acetylene gas (C_2H_2)

20 For example, the antifuse material layer 22 may be formed from amorphous carbon, amorphous carbon doped with fluorine or hydrogen, or amorphous silicon carbide having a thickness of between about 10 nm to about 80 nm. Where antifuse material layer 22 is formed from amorphous carbon doped with hydrogen, the hydrogen doping should be from about 1 atomic percent to about 40 atomic percent. Where antifuse material layer 22 is formed from amorphous carbon doped with fluorine, the fluorine doping should be from about 0.5 atomic percent to about 20 atomic percent. Where antifuse material layer 22 is formed from silicon carbide, the percentage of carbon atoms in the composition should be greater than 50%.

Antifuse material layer 22 may also be formed from a combination of layers. A first
30 example is a layer of amorphous silicon carbide having a thickness of about 2.5 nm, a layer of amorphous carbon having a thickness of between about 10 nm and about 80 nm, and a layer of amorphous silicon carbide having a thickness of about 2.5 nm. A second example is a layer of amorphous silicon nitride having a thickness of about 2.5 nm, a layer of amorphous carbon having a thickness of between about 10 nm and about 80 nm, and a layer of amorphous silicon nitride having a thickness of about 2.5 nm.

When the antifuse material layer 22 comprises amorphous carbon or doped amorphous carbon, a thin (e.g., 2.5 nm) adhesion-promoting layer of SiN or SiC (not shown

5 in FIG. 1) is disposed below the antifuse material layer 22 and above the antifuse material layer 22 to promote adhesion between that layer and the adjoining layers in the antifuse structure. For purposes of this disclosure, antifuse material layers comprising amorphous carbon or doped amorphous carbon shall be construed to include such adhesion-promoting layers as a part of their structure.

10 A barrier metal layer 24 such as Ta, TaN, TaC, Ti, TiC, or TiN having a thickness of about 25 nm to about 200 nm is disposed over the antifuse material layer forming an upper electrode of the antifuse. In a second embodiment to be disclosed herein, an additional lower barrier metal layer is disposed between the top surface of the tungsten plug and the antifuse material layer 22. In the embodiment illustrated in FIG. 1, an oxide layer 28 is deposited over the barrier metal layer 24. A layer of photoresist is deposited on the oxide layer and then oxide layer is etched.

15

Following etching, the photoresist is stripped and the remaining oxide layer is left as a hard mask, acting as an etch mask when etching the barrier metal layer 24 and the antifuse material layer 22. The oxide layer 28 protects the antifuse material layer 22 from being removed during the photoresist stripping step. Since Al, Ti, Ta, TaN, and TiN have high selectivity to tungsten (W), a thin layer of PVD tungsten (about 25 nm to about 50 nm) can also be used as a hard mask 28 to etch the underlying metal 24. Since the tungsten layer is thin, only a thin layer of photoresist is required to pattern the hard mask. Once the hard mask is open, the remaining photoresist is stripped and metal layer 24 can be etched without organic material present on the metal stack. Once the metal layer 24 is etched, the tungsten hard mask can be etched in reactive ion etch (RIE) with an SF₆ chemistry. It is also possible to leave the thin tungsten layer above the etched metal stack. The oxide or tungsten hard mask provides high etch selectivity and the possibility to etch metals without affecting the dielectric constant value (K) and mechanical properties of the amorphous carbon antifuse material layer 22.

20 In the embodiment illustrated in FIG. 1, a metal interconnect layer 26 is disposed over the barrier metal layer 24. In a variation of the embodiment of FIG. 1, an insulating layer may be formed over barrier metal layer 24 and metal interconnect layer 26 will make contact with barrier metal layer 24 through a contact via formed in the insulation layer.

25 Referring now to FIG. 2, a cross-sectional view shows a second illustrative metal-to-metal antifuse 30. The embodiment illustrated in FIG. 2 is similar to the embodiment illustrated in FIG. 1, and structures in the embodiment of FIG. 2 corresponding to structures

5 in FIG. 1 will be identified by the same reference numerals. Also, unless otherwise noted, persons of ordinary skill in the art will appreciate that the materials and thicknesses of the various layers will be similar to those disclosed with respect to the embodiment of FIG. 1.

In the embodiment shown in FIG. 2, substrate 12 is shown covered by insulating layer 14 and metal interconnect layer 16. As was the case with the embodiment illustrated in 10 FIG. 1, persons of ordinary skill in the art will realize that FIG. 2 is merely illustrative and that metal interconnect layer 16 need not be the first metal interconnect layer in a multi-level metal integrated circuit.

15 Insulating layer 18, comprising, for example, deposited silicon dioxide, is disposed above metal interconnect layer 16 and includes a tungsten plug 20 formed in a via therethrough and electrically coupled to metal interconnect layer 16. As is known in the art, the upper surfaces of insulating layer 18 and tungsten plug 20 may be planarized to provide a relatively flat surface upon which to fabricate antifuse 30. Alternatively, tungsten plug 20 may be raised above the surface of the insulating layer 18 by performing planarization using 20 CMP techniques or by performing a plasma oxide etch after planarization.

As previously mentioned, the embodiment of the invention of FIG. 2 includes an 25 additional barrier metal layer 24 disposed between the top surface of the tungsten plug and the antifuse material layer 22. Antifuse material layer 22 is the same as that disclosed with respect to the embodiment of FIG. 1.

A barrier metal layer 24 such as Ta, TaN, TaC, Ti, TiC, or TiN having a thickness of 30 about 25 nm to about 200 nm is disposed over the antifuse material layer forming an upper electrode of the antifuse 30 of FIG. 2. In the embodiment illustrated in FIG. 2, an oxide layer 28 is deposited over the barrier metal layer 24. A layer of photoresist is deposited on the oxide layer and then oxide layer is etched. Following etching, the photoresist is stripped and the remaining oxide layer is left as a hard mask, acting as an etch mask when etching the 35 barrier metal layer 24 and the antifuse material layer 22. The oxide layer 28 protects the antifuse material layer 22 from being removed during the photoresist stripping step. Since Al, Ti, Ta, TaC, TiC, TaN, and TiN have high selectivity to tungsten (W), a thin layer of PVD or CVD tungsten (about 25 nm to about 50 nm) can also be used as a hard mask 28 to etch the underlying metal 24. Since the tungsten layer is thin, only a thin layer of photoresist is required to pattern the hard mask. Once the hard mask is open, the remaining photoresist is stripped and metal layer 24 can be etched without organic material present on the metal stack. Once the metal layer 24 is etched, the tungsten hard mask can be etched in reactive

5 ion etch (RIE) with an SF₆ chemistry. It is also possible to leave the thin tungsten layer above the etched metal stack. The oxide or tungsten hard mask provides high etch selectivity and the possibility to etch metals without affecting the dielectric constant value (K) and mechanical properties of the amorphous carbon antifuse material layer 22.

10 Another difference between the embodiments of FIGS. 1 and 2 is that an additional insulating layer 34, that may comprise a deposited layer of silicon dioxide having a thickness of about 100 nm to about 200 nm may be employed over the structure including barrier metal layer 32, antifuse material layer 22, and barrier metal layer 24, as shown in FIG. 2. Metal interconnect layer 26 is disposed over the insulating layer 34 and contacts barrier metal layer 24 through a via formed therethrough.

15 Referring now to FIG. 3, a cross-sectional view shows a third illustrative metal-to-metal antifuse 50. The embodiment illustrated in FIG. 3 is similar to the embodiment illustrated in FIG. 1, and structures in the embodiment of FIG. 3 corresponding to structures in FIG. 1 will be identified by the same reference numerals. Also, unless otherwise noted, persons of ordinary skill in the art will appreciate that the materials and thicknesses of the various layers will be similar to those disclosed with respect to the embodiment of FIG. 1.

20 In the embodiment shown in FIG. 3, substrate 12 is shown covered by insulating layer 14 and metal interconnect layer 16. As was the case with the embodiment illustrated in FIG. 1, persons of ordinary skill in the art will realize that FIG. 3 is merely illustrative and that metal interconnect layer 16 need not be the first metal interconnect layer in a multi-level metal integrated circuit.

25 Insulating layer 18, comprising, for example, deposited silicon dioxide, is disposed above metal interconnect layer 16 and includes a tungsten plug 20 formed in a via therethrough and electrically coupled to metal interconnect layer 16. As is known in the art, the upper surfaces of insulating layer 18 and tungsten plug 20 may be planarized to provide a relatively flat surface upon which to fabricate antifuse 50. Alternatively, tungsten plug 20 may be raised above the surface of the insulating layer 18 by performing planarization using CMP techniques or by performing a plasma oxide etch after planarization.

30 As previously mentioned, an antifuse material layer 22 is disposed over tungsten plug 20. Antifuse material layer 22 is the same as that disclosed with respect to the embodiment of FIG. 1. A barrier metal layer 24 such as Ta, TaN, TaC, Ti, TiC, or TiN having a thickness of about 25 nm to about 200 nm is disposed over the antifuse material layer forming an upper electrode of the antifuse 50 of FIG. 3. In the embodiment illustrated

5 in FIG. 3, an oxide layer 28 is deposited over the barrier metal layer 24. A layer of photoresist is deposited on the oxide layer and then oxide layer is etched. Following etching, the photoresist is stripped and the remaining oxide layer is left as a hard mask, acting as an etch mask when etching the barrier metal layer 24 and the antifuse material layer 22. The oxide layer 28 protects the antifuse material layer 22 from being removed during the photoresist stripping step. Since Al, Ti, Ta, TaN, TaC, TiC, and TiN have high selectivity to tungsten (W), a thin layer of PVD or CVD tungsten (about 25 nm to about 50 nm) can also be used as a hard mask 28 to etch the underlying metal 24. Since the tungsten layer is thin, only a thin layer of photoresist is required to pattern the hard mask. Once the hard mask is open, the remaining photoresist is stripped and metal layer 24 can be etched without organic material present on the metal stack. Once the metal layer 24 is etched, the tungsten hard mask can be etched in RIE with SF6 chemistry. It is also possible to leave the thin tungsten layer above the etched metal stack. The oxide or tungsten hard mask provides high etch selectivity and the possibility to etch metals without affecting the dielectric constant value (K) and mechanical properties of the amorphous carbon antifuse material layer 22.

10 15 20 25

A difference between the embodiments of FIGS. 1 and 3 is that an additional insulating layer 34, that may comprise a deposited layer silicon nitride or silicon oxide (using PECVD techniques) having a thickness of about 50 nm to about 200 nm, with about 100 nm preferred, may be employed over the structure including antifuse material layer 22 and barrier metal layer 24, as shown in FIG. 3. This material protects antifuse material layer 22 from shorting with the metal interconnect layer 26. Metal interconnect layer 26 is disposed over the insulating layer 34 and contacts barrier metal layer 24 through a via formed therethrough.

Referring now to FIG. 4, a cross-sectional view shows a fourth illustrative metal-to-metal antifuse 60. The embodiment illustrated in FIG. 4 is similar to the embodiment illustrated in FIG. 1, and structures in the embodiment of FIG. 4 corresponding to structures in FIG. 1 will be identified by the same reference numerals. Also, unless otherwise noted, persons of ordinary skill in the art will appreciate that the materials and thicknesses of the various layers will be similar to those disclosed with respect to the embodiment of FIG. 1.

In the embodiment shown in FIG. 4, substrate 12 is shown covered by insulating layer 14 and metal interconnect layer 16. As was the case with the embodiment illustrated in FIG. 1, persons of ordinary skill in the art will realize that FIG. 3 is merely illustrative and that metal interconnect layer 16 need not be the first metal interconnect layer in a multi-level

5 metal integrated circuit.

Insulating layer 18, comprising, for example, deposited silicon dioxide, is disposed above metal interconnect layer 16 and includes a tungsten plug 20 formed in a via therethrough and electrically coupled to metal interconnect layer 16. As is known in the art, the upper surfaces of insulating layer 18 and tungsten plug 20 may be planarized to provide a relatively flat surface upon which to fabricate antifuse 60. Alternatively, tungsten plug 20 may be raised above the surface of the insulating layer 18 by performing planarization using CMP techniques or by performing a plasma oxide etch after planarization.

As previously mentioned, an antifuse material layer 22 is disposed over tungsten plug 20. Antifuse material layer 22 is the same as that disclosed with respect to the embodiment of FIG. 1. A barrier metal layer 24 such as Ta, TaN, TaC, Ti, TiC, or TiN having a thickness of about 25 nm to about 200 nm is disposed over the antifuse material layer forming an upper electrode of the antifuse 60 of FIG. 4. In the embodiment illustrated in FIG. 4, an oxide layer 28 is deposited over the barrier metal layer 24. A layer of photoresist is deposited on the oxide layer and then oxide layer is etched. Following etching, the photoresist is stripped and the remaining oxide layer is left as a hard mask, acting as an etch mask when etching the barrier metal layer 24 and the antifuse material layer 22. The oxide layer 28 protects the antifuse material layer 22 from being removed during the photoresist stripping step. Since Al, Ti, Ta, TaC, TaN, TiC, and TiN have high selectivity to tungsten (W), a thin layer of PVD or CVD tungsten (about 25 nm to about 50 nm) can also be used as a hard mask 28 to etch the underlying metal 24. Since the tungsten layer is thin, only a thin layer of photoresist is required to pattern the hard mask. Once the hard mask is open, the remaining photoresist is stripped and metal layer 24 can be etched without organic material present on the metal stack. Once the metal layer 24 is etched, the tungsten hard mask can be etched in RIE with SF₆ chemistry. It is also possible to leave the thin tungsten layer above the etched metal stack. The oxide or tungsten hard mask provides high etch selectivity and the possibility to etch metals without affecting the dielectric constant value (K) and mechanical properties of the amorphous carbon antifuse material layer 22.

A difference between the embodiments of FIGS. 1 and 4 is that an additional insulating layer or spacer 35, that may comprise a deposited layer of silicon nitride or silicon oxide (using PECVD techniques) having a thickness of about 50 nm to about 200 nm, with about 100 nm preferred, may be employed covering and adjacent to the structure including antifuse material layer 22 and barrier metal layer 24, as shown in FIG. 4. This material

5 protects antifuse material layer 22 from shorting with the metal interconnect layer 26. Metal interconnect layer 26 is disposed over the spacer 35 and contacts barrier metal layer 24, as illustrated in FIG. 4.

FIGS. 5A through 5C are cross-sectional views of the antifuse of FIG. 1 showing the structure existing at selected points in the fabrication process. Since the fabrication of antifuse 10 begins after the planarization of the insulating layer 18 and tungsten plug 20 that follows well-known prior processing steps, all of FIGS. 5A through 5C show the insulating layer 18 and tungsten plug 20 as the starting point for the fabrication process.

10 Referring first to FIG. 5A, antifuse 10 of FIG. 1 is fabricated by forming antifuse material layer 22 over tungsten plug 20 and insulating layer 18. As previously noted, if antifuse layer 22 is to be formed from a layer of amorphous carbon or doped amorphous carbon, a thin adhesion-promoting material layer such as SiN or SiC (shown in FIG. 2 at reference numeral 36) is deposited using PECVD techniques.

15 Antifuse layer 22 is then deposited using PECVD techniques. As will be appreciated by persons of ordinary skill in the art, the thickness of antifuse material layer 22 is usually from about 10 nm to about 80 nm. Such skilled persons will realize that the thickness used will depend on the desired programming voltage for the finished antifuse. If necessary, a thin adhesion-promoting material layer 38 is then deposited over the antifuse material layer 22 to provide adhesion for the overlying barrier metal layer to be deposited.

20 Next, barrier metal layer 24 is deposited to a thickness of about 25 nm to about 200 nm using PVD sputtering techniques. Then oxide layer 28 is deposited over the barrier metal layer 24. The oxide layer 28 is deposited at about 500 angstroms to about 4,000 angstroms, with about 2,000 angstroms preferred. A layer photoresist is deposited on the oxide layer 28 and then oxide layer 28 is etched. Following etching, the photoresist is stripped and the remaining oxide layer is left as a hard mask, acting as an etch mask when etching the barrier metal layer 24 and the antifuse material layer 22. Since Al, Ti, TiC, Ta, TaC, TaN, and TiN have high selectivity to tungsten (W), a thin layer of PVD or CVD tungsten (about 25 nm to about 50 nm) can also be used as a hard mask 28 to etch the underlying metal 24. The tungsten layer 28 can be deposited at about 250 angstroms to about 4,000 angstroms, with about 500 angstroms preferred. Once the hard mask is open, the remaining photoresist is stripped and metal layer 24 can be etched without organic material present on the metal stack. Once the metal layer 24 is etched, the tungsten hard mask can be etched. It is also possible to leave the thin tungsten layer above the etched metal stack. The oxide or tungsten

5 hard mask provides high etch selectivity and the possibility to etch metals without affecting the dielectric constant value (K) and mechanical properties of the amorphous carbon antifuse material layer 22. FIG. 5A depicts the partially-completed antifuse structure after the deposition of barrier metal layer 24 and the oxide or tungsten layer 28.

10 After antifuse material layer, any necessary adhesion layers, and barrier metal layer 24 and oxide or tungsten hard mask have been formed, a masking layer 40 is formed over the surface of barrier metal layer 24 to define the shape of the antifuse "stack" comprising layers 36, 22, 38, and 24. A conventional etching step is then performed to etch the antifuse stack to the desired geometry. FIG. 5B depicts the structure remaining after the etching step used to define the shape of the antifuse stack but prior to removal of the masking layer 40.

15 Referring now to FIG. 5C, masking layer 40 is removed using conventional mask-stripping steps. An oxide layer (not shown) is formed and defined to protect the sides of the antifuse stack and a metal interconnect layer 26 is deposited over the layers 36, 22, 38, and 24 comprising the antifuse stack, the upper surface of the oxide layer (not shown), and the exposed surface of the insulating layer 18. A masking layer 42 is formed over metal 20 interconnect layer 26 using conventional photolithographic techniques in preparation for a metal-etch step to define the geometry of metal interconnect layer 26. FIG. 5C depicts the structure existing after forming masking layer 42 but prior to the metal etching step. FIG. 1 depicts the antifuse structure after performance of the metal etching step. As was previously noted, an insulating layer (not shown) may be first deposited over barrier layer 24, a contact 25 via is then formed therein, and metal interconnect layer 26 is then deposited over the insulating layer and in the contact via.

Referring now to FIGS. 6A through 6C, cross-sectional views show the structure of the antifuse 30 of FIG. 2 existing at selected points in the fabrication process. As the process depicted in FIGS. 5A through 5C, the fabrication process for antifuse 30 begins after the 30 planarization of the insulating layer 18 and tungsten plug 20 (or raising of the tungsten plug 20) that follows well-known prior processing steps. Therefore, all of FIGS. 6A through 6C show the insulating layer 18 and tungsten plug 20 as the starting point for the fabrication process.

Referring first to FIG. 6A, antifuse 30 of FIG. 1 is fabricated by depositing barrier 35 metal layer 32 over tungsten plug 20 and insulating layer 18. Antifuse material layer 22 is then deposited over barrier metal layer 32. As previously noted, if antifuse layer 22 is to be formed from a layer of amorphous carbon or doped amorphous carbon, a thin adhesion-

WO 03/030217

PCT/US02/31253

5 promoting material layer such as SiN or SiC (shown in FIG. 6A at reference numeral 36) is deposited using PECVD techniques.

Antifuse layer 22 is then deposited using PECVD techniques. As will be appreciated by persons of ordinary skill in the art, the thickness of antifuse material layer 22 is usually from about 10 nm to about 80 nm. Such skilled persons will realize that the thickness used in an actual embodiment disposed on an integrated circuit will depend on the desired programming voltage for the finished antifuse. For example, an antifuse fabricated with such an antifuse layer having a thickness of about 20 nm will require about 5 volts for programming. If necessary, a thin adhesion-promoting material layer 38 is then deposited over the antifuse material layer to provide adhesion for the overlying barrier metal layer to be deposited.

Next, barrier metal layer 24 is deposited to a thickness of about 25 nm to about 200 nm using PVD techniques. Then oxide layer 28 is deposited over the barrier metal layer 24. The oxide layer 28 is deposited at about 500 angstroms to about 4,000 angstroms, with about 2,000 angstroms preferred. A layer of photoresist is deposited on the oxide layer 28 and then oxide layer 28 is etched. Following etching, the photoresist is stripped and the remaining oxide layer is left as a hard mask, acting as an etch mask when etching the barrier metal layer 24 and the antifuse material layer 22. Since Al, Ti, TiC, Ta, TaC, TaN, and TiN have high selectivity to tungsten (W), a thin layer of PVD or CVD tungsten (about 25 nm to about 50 nm) can also be used as a hard mask 28 to etch the underlying metal 24. The tungsten layer 28 can be deposited at about 250 angstroms to about 4,000 angstroms, with about 500 angstroms preferred. Once the hard mask is open, the remaining photoresist is stripped and metal layer 24 can be etched without organic material present on the metal stack. Once the metal layer 24 is etched, the tungsten hard mask can be etched. It is also possible to leave the thin tungsten layer above the etched metal stack. The oxide or tungsten hard mask provides high etch selectivity and the possibility to etch metals without affecting the dielectric constant value (K) and mechanical properties of the amorphous carbon antifuse material layer 22. FIG. 6A depicts the partially-completed antifuse structure after the deposition of barrier metal layer 24 and the oxide or tungsten layer 28.

After antifuse material layer, any necessary adhesion layers, and barrier metal layer 24 and oxide or tungsten hard mask have been formed, a masking layer 40 is formed over the surface of barrier metal layer 24 to define the shape of the antifuse "stack" comprising layers 32, 36, 22, 38, and 24. A conventional etching step is then performed to etch the antifuse

5 stack to the desired geometry. FIG. 6B depicts the structure remaining after the etching step used to define the shape of the antifuse stack but prior to removal of the masking layer 40.

Referring now to FIG. 6C, masking layer 40 is removed using conventional mask-stripping steps and an insulating layer 34 is deposited over the layers 36, 22, 38, and 24 comprising the antifuse stack and the exposed surface of the insulating layer 18. Conventional masking and etching techniques (not shown) are then employed to form a contact via in insulating layer 34. Next, metal interconnect layer 26 is deposited over insulating layer 34 and in the contact via where it is electrically connected to barrier metal layer 24. A masking layer 42 is formed over metal interconnect layer 26 using conventional photolithographic techniques in preparation for a metal-etch step to define the geometry of metal interconnect layer 26. FIG. 6C depicts the structure existing after forming masking layer 42 but prior to the metal etching step. FIG. 2 depicts the structure of antifuse 30 after performance of the metal etching step.

Referring now to FIGS. 7A through 7C, cross-sectional views show the structure of the antifuse 50 of FIG. 3 existing at selected points in the fabrication process. As the process depicted in FIGS. 5A through 5C, the fabrication process for antifuse 50 begins after the planarization of the insulating layer 18 and tungsten plug 20 (or rinsing of the tungsten plug 20) that follows well-known prior processing steps. Therefore, all of FIGS. 7A through 7C show the insulating layer 18 and tungsten plug 20 as the starting point for the fabrication process.

25 Referring first to FIG. 7A, antifuse 50 of FIG. 3 is fabricated by depositing antifuse material layer 22 over tungsten plug 20 and insulating layer 18. As previously noted, if antifuse layer 22 is to be formed from a layer of amorphous carbon or doped amorphous carbon, a thin adhesion-promoting material layer such as SiN or SiC (shown in FIG. 7A at reference numeral 36) is deposited using PECVD techniques.

30 Antifuse layer 22 is then deposited using PECVD techniques. As will be appreciated by persons of ordinary skill in the art, the thickness of antifuse material layer 22 is usually from about 10 nm to about 80 nm. Such skilled persons will realize that the thickness used in an actual embodiment disposed on an integrated circuit will depend on the desired programming voltage for the finished antifuse. For example, an antifuse fabricated with such 35 an antifuse layer having a thickness of about 20 nm will require about 5 volts for programming. If necessary, a thin adhesion-promoting material layer 38 is then deposited over the antifuse material layer to provide adhesion for the overlying barrier metal layer to

5 be deposited.

Next, barrier metal layer 24 is deposited to a thickness of about 25 nm to about 200 nm using PVD techniques. Then oxide layer 28 is deposited over the barrier metal layer 24. The oxide layer 28 is deposited at about 500 angstroms to about 4,000 angstroms, with about 2,000 angstroms preferred. A layer of photoresist is deposited on the oxide layer 28 and then 10 oxide layer 28 is etched. Following etching, the photoresist is stripped and the remaining oxide layer is left as a hard mask, acting as an etch mask when etching the barrier metal layer 24 and the antifuse material layer 22. Since Al, Ti, TiC, Ta, TaC, TaN, and TiN have high selectivity to tungsten (W), a thin layer of PVD or CVD tungsten (about 25 nm to about 50 nm) can also be used as a hard mask 28 to etch the underlying metal 24. The tungsten 15 layer 28 can be deposited at about 250 angstroms to about 4,000 angstroms, with about 500 angstroms preferred. Once the hard mask is open, the remaining photoresist is stripped and metal layer 24 can be etched without organic material present on the metal stack. Once the metal layer 24 is etched, the tungsten hard mask can be etched. It is also possible to leave the thin tungsten layer above the etched metal stack. The oxide or tungsten hard mask provides 20 high etch selectivity and the possibility to etch metals without affecting the dielectric constant value (K) and mechanical properties of the amorphous carbon antifuse material layer 22. FIG. 7A depicts the partially-completed antifuse structure after the deposition of barrier metal layer 24 and the oxide or tungsten layer 28.

After antifuse material layer 22, any necessary adhesion layers, and barrier metal layer 24 and oxide or tungsten hard mask have been formed, a masking layer 40 is formed over the surface of barrier metal layer 24 to define the shape of the antifuse "stack" comprising layers 36, 22, 38, and 24. A conventional etching step is then performed to etch the antifuse stack to the desired geometry. FIG. 7B depicts the structure remaining after the etching step used to define the shape of the antifuse stack but prior to removal of the masking layer 40.

30 Referring now to FIG. 7C, masking layer 40 is removed using conventional mask-stripping steps and an insulating layer 34 is deposited over the layers 36, 22, 38, and 24 comprising the antifuse stack and the exposed surface of the insulating layer 18. Conventional masking and etching techniques (not shown) are then employed to form a contact via in insulating layer 34. Next, metal interconnect layer 26 is deposited over 35 insulating layer 34 and in the contact via where it is electrically connected to barrier metal layer 24. A masking layer 42 is formed over metal interconnect layer 26 using conventional photolithographic techniques in preparation for a metal-etch step to define the geometry of

5 metal interconnect layer 26. FIG. 7C depicts the structure existing after forming masking layer 42 but prior to the metal etching step. FIG. 3 depicts the structure of antifuse 50 after performance of the metal etching step.

Referring now to FIGS. 8A through 8C, cross-sectional views show the structure of the antifuse 60 of FIG. 4 existing at selected points in the fabrication process. As the process depicted in FIGS. 5A through 5C, the fabrication process for antifuse 60 begins after the planarization of the insulating layer 18 and tungsten plug 20 (or raising of the tungsten plug 20) that follows well-known prior processing steps. Therefore, all of FIGS. 8A through 8C show the insulating layer 18 and tungsten plug 20 as the starting point for the fabrication process.

15 Referring first to FIG. 8A, antifuse 60 of FIG. 4 is fabricated by depositing antifuse material layer 22 over tungsten plug 20 and insulating layer 18. As previously noted, if antifuse layer 22 is to be formed from a layer of amorphous carbon or doped amorphous carbon, a thin adhesion-promoting material layer such as SiN or SiC (shown in FIG. 8A at reference numeral 36) is deposited using PECVD techniques.

20 Antifuse layer 22 is then deposited using PECVD techniques. As will be appreciated by persons of ordinary skill in the art, the thickness of antifuse material layer 22 is usually from about 10 nm to about 80 nm. Such skilled persons will realize that the thickness used in an actual embodiment disposed on an integrated circuit will depend on the desired programming voltage for the finished antifuse. For example, an antifuse fabricated with such 25 an antifuse layer having a thickness of about 20 nm will require about 5 volts for programming. If necessary, a thin adhesion-promoting material layer 38 is then deposited over the antifuse material layer to provide adhesion for the overlying barrier metal layer to be deposited.

Next, barrier metal layer 24 is deposited to a thickness of about 25 nm to about 200 30 nm using PVD techniques. Then oxide layer 28 is deposited over the barrier metal layer 24. The oxide layer 28 is deposited at about 500 angstroms to about 4,900 angstroms, with about 2,000 angstroms preferred. A layer of photoresist is deposited on the oxide layer 28 and then oxide layer 28 is etched. Following etching, the photoresist is stripped and the remaining oxide layer is left as a hard mask, acting as an etch mask when etching the barrier metal 35 layer 24 and the antifuse material layer 22. Since Al, Ti, TiC, Ta, TaC, TaN, and TiN have high selectivity to tungsten (W), a thin layer of PVD or CVD tungsten (about 25 nm to about 50 nm) can also be used as a hard mask 28 to etch the underlying metal 24. The tungsten

5 layer 28 can be deposited at about 250 angstroms to about 4,000 angstroms, with about 500 angstroms preferred. Once the hard mask is open, the remaining photoresist is stripped and metal layer 24 can be etched without organic material present on the metal stack. Once the metal layer 24 is etched, the tungsten hard mask can be etched. It is also possible to leave the thin tungsten layer above the etched metal stack. The oxide or tungsten hard mask provides 10 high etch selectivity and the possibility to etch metals without affecting the dielectric constant value (K) and mechanical properties of the amorphous carbon antifuse material layer 22. FIG. 8A depicts the partially-completed antifuse structure after the deposition of barrier metal layer 24 and oxide or tungsten layer 28.

15 After antifuse material layer 22, any necessary adhesion layers, and barrier metal layer 24 and oxide or tungsten hard mask have been formed, a masking layer 40 is formed over the surface of barrier metal layer 24 to define the shape of the antifuse "stack" comprising layers 36, 22, 38, and 24. A conventional etching step is then performed to etch the antifuse stack to the desired geometry. FIG. 8B depicts the structure remaining after the etching step used to define the shape of the antifuse stack but prior to removal of the masking layer 40.

20 Referring now to FIG. 8C, masking layer 40 is removed using conventional mask-stripping steps and an insulating layer 35 is deposited over the layers 36, 22, 38, and 24 comprising the antifuse stack and the exposed surface of the insulating layer 18. Conventional masking and etching techniques (not shown) are then employed to form 25 insulating layer 35 into spacers. Next, metal interconnect layer 26 is deposited over spacers 35 and is electrically connected to barrier metal layer 24. A masking layer 42 is formed over metal interconnect layer 26 using conventional photolithographic techniques in preparation for a metal-etch step to define the geometry of metal interconnect layer 26. FIG. 8C depicts the structure existing after forming masking layer 42 but prior to the metal etching step. FIG. 30 4 depicts the structure of antifuse 60 after performance of the metal etching step.

35 The use of amorphous carbon, amorphous carbon doped with at least one of hydrogen and fluorine, or amorphous silicon carbide, as the antifuse material layer in metal-to-metal antifuses inhibits the "healing" or "switching" by which the conductive filament deteriorates after programming.

While the invention has been described with reference to an exemplary embodiment, it will be understood by those skilled in the art that various changes may be made and equivalents may be substituted for elements thereof without departing from the scope of the

WO 03/030217

PCT/US02/31253

5 invention. In addition, many modifications may be made to adapt a particular situation or material to the teachings without departing from the essential scope thereof. Therefore, it is intended that the invention not be limited to the particular embodiment disclosed as the best mode contemplated for carrying out this invention, but that the invention will include all embodiments falling within the scope of the appended claims.

10

15

20

25

30

35

16

WO 03/030217

PCT/US02/31253

5. What is claimed is:

1. A metal-to-metal antifuse disposed between two metal interconnect layers in an integrated circuit and comprising:
 - a tungsten plug disposed in a via in an insulating layer disposed above and in electrical contact with a lower metal interconnect layer;
 - 10 an antifuse material layer disposed above an upper surface of said tungsten plug, said antifuse material layer selected from a group comprising at least one of amorphous carbon, amorphous carbon doped with at least one of hydrogen and fluorine, and amorphous silicon carbide;
 - a layer of a barrier metal disposed over said antifuse material layer; and
 - 15 an upper electrode disposed over said layer of a barrier metal.
2. The metal-to-metal antifuse of Claim 1, wherein said antifuse material layer comprises a layer of amorphous carbon disposed between two layers of an adhesion-promoting material.
3. The metal-to-metal antifuse of Claim 2 wherein said layer of amorphous carbon is doped with at least one of hydrogen and fluorine.
4. The metal-to-metal antifuse of Claim 1, further comprising a second insulating layer disposed over and in physical contact with said layer of barrier metal, said antifuse material layer, and said insulating layer.
5. The metal-to-metal antifuse of Claim 1, further comprising a spacer disposed in physical contact with said antifuse material layer.
6. The metal-to-metal antifuse of Claim 1, wherein said antifuse material layer is about 10 nm to about 80 nm in thickness.
7. The metal-to-metal antifuse of Claim 1, wherein said barrier metal layer is about 25 nm to about 200 nm in thickness.
8. The metal-to-metal antifuse of Claim 1, wherein said barrier metal layer is from a material selected from the group comprising Ta, TaC, TaN, Ti, TiC, and TiN.
9. The metal-to-metal antifuse of Claim 1, wherein said antifuse material layer is formed from a first layer of amorphous silicon carbide, a second layer of amorphous carbon, and a third layer of amorphous silicon carbide.
10. The metal-to-metal antifuse of Claim 1, wherein said antifuse material layer is formed from a first layer of amorphous silicon nitride, a second layer of amorphous carbon, and a third layer of amorphous silicon nitride.

WO 03/030217

PCT/US02/31253

5 11. The metal-to-metal antifuse of Claim 1, further comprising an oxide layer
disposed on said barrier metal layer.

12. The metal-to-metal antifuse of Claim 1, further comprising a tungsten layer
disposed on said barrier metal layer.

13. A metal-to-metal antifuse disposed between two metal interconnect layers in
10 an integrated circuit and comprising:

- a tungsten plug disposed in a via in an insulating layer disposed above and in
electrical contact with a lower metal interconnect layer;
- a first layer of barrier metal disposed above and in electrical contact with said
tungsten plug;

15 an antifuse material layer disposed above said first layer of barrier material, said
antifuse material layer selected from a group comprising at least one of amorphous carbon,
amorphous carbon doped with at least one of hydrogen and fluorine, and amorphous silicon
carbide;

- a second layer of a barrier metal disposed over said antifuse material layer;

20 a second insulating layer disposed over said first insulating layer, said antifuse
material layer, said first layer of a barrier metal, and said second layer of a barrier metal; and
an upper electrode disposed over said second layer of a barrier metal.

14. The metal-to-metal antifuse of Claim 13, wherein said antifuse material layer
comprises a layer of amorphous carbon disposed between two layers of an adhesion-
25 promoting material.

15. The metal-to-metal antifuse of Claim 14, wherein said layer of amorphous
carbon is doped with at least one of hydrogen and fluorine.

16. The metal-to-metal antifuse of Claim 13, further comprising a spacer
disposed in physical contact with said antifuse material layer.

30 17. The metal-to-metal antifuse of Claim 13, wherein said antifuse material layer
is about 10 nm to about 80 nm in thickness.

18. The metal-to-metal antifuse of Claim 13, wherein said barrier metal layer is
about 25 nm to about 200 nm in thickness.

19. The metal-to-metal antifuse of Claim 13, wherein said barrier metal layer is
35 from a material selected from the group comprising Ta, TaC, TaN, Ti, TiC, and TiN.

WO 03/036217

PCT/US02/31253

5 20. The metal-to-metal antifuse of Claim 13, wherein said antifuse material layer is formed from a first layer of amorphous silicon carbide, a second layer of amorphous carbon, and a third layer of amorphous silicon carbide.

10 21. The metal-to-metal antifuse of Claim 13, wherein said antifuse material layer is formed from a first layer of amorphous silicon nitride, a second layer of amorphous carbon, and a third layer of amorphous silicon nitride.

15 22. The metal-to-metal antifuse of Claim 13, further comprising an oxide layer disposed on said second layer of a barrier metal layer.

20 23. The metal-to-metal antifuse of Claim 13, further comprising a tungsten layer disposed on said second layer of a barrier metal layer.

25 24. A method of fabricating a metal-to-metal antifuse, comprising:
 planarizing an insulating layer and a tungsten plug;
 forming an antifuse material layer over said insulating layer and said tungsten plug, wherein said antifuse material layer is selected from the group comprising amorphous carbon, amorphous carbon doped with at least one of hydrogen and fluorine, and amorphous silicon carbide;
 defining said antifuse material layer;
 forming a barrier metal layer over said antifuse material layer;
 defining said barrier metal layer;
 forming an oxide or tungsten layer over said barrier metal layer;
 forming a layer of photoresist over said oxide or said tungsten layer;
 defining said oxide or said tungsten layer;
 removing said photoresist;
 forming a first masking layer over said barrier metal layer;
 defining a shape of said antifuse;
 removing said first masking layer;
 forming a metal interconnect layer over said insulating layer;
 forming a second masking layer over said metal interconnect layer; and
 removing said second masking layer.

30 25. The method of Claim 24, wherein said forming said antifuse material layer comprises forming said antifuse material layer to a thickness of from about 10 nm to about 80 nm.

35

WO 03/036217

PCT/US02/31253

5 26. The method of Claim 24, wherein said forming said barrier metal layer comprises forming said barrier metal layer to a thickness of from about 25 nm to about 200 nm.

10 27. The method of Claim 24, wherein said forming said barrier metal layer comprises forming said barrier metal layer from a material selected from the group comprising Ta, TaC, TaN, Ti, TiC, and TiN.

15 28. The method of Claim 24, further comprising forming a second insulating layer in physical contact with said layer of barrier metal, said antifuse material layer; said insulating layer; and said metal interconnect layer; and defining said second insulating material.

20 29. The method of Claim 24, further comprising forming a layer of a third insulating material over said barrier metal layer and said antifuse material layer; and defining said third insulating material into spacers disposed in physical contact with said antifuse material layer and said barrier metal layer.

25 30. The method of Claim 24, further comprising disposing adhesion layers in physical contact with said antifuse material layer and said layer of barrier metal.

31. The method of Claim 24, wherein said forming said antifuse material layer comprises forming a first layer of amorphous silicon carbide, a second layer of amorphous carbon, and a third layer of amorphous silicon carbide.

32. The method of Claim 24, wherein said forming said antifuse material layer comprises forming a first layer of amorphous silicon nitride, a second layer of amorphous carbon, and a third layer of amorphous silicon nitride.

33. The method of Claim 24, wherein said forming an antifuse material layer is deposited from an acetylene source gas.

30

35

WO 03/030217

PCT/US02/31253

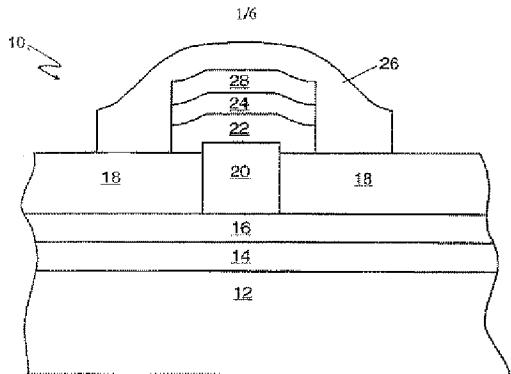


FIG. 1

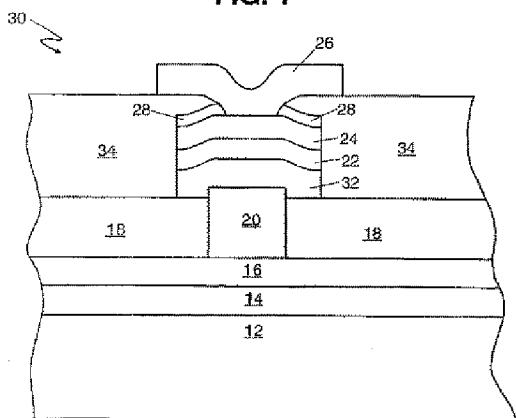


FIG. 2

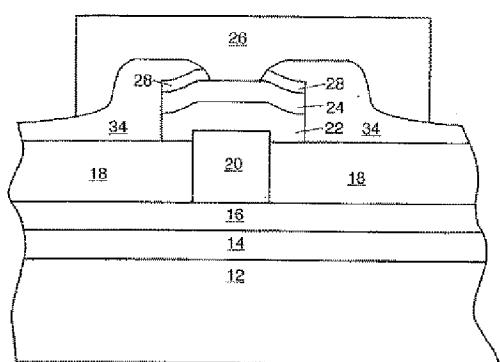
SUBSTITUTE SHEET (RULE 26)

WO 03/036217

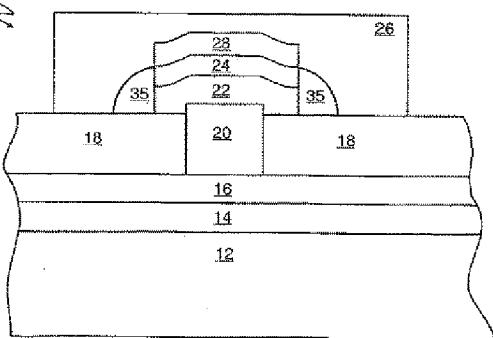
PCT/US02/31253

2/6

50

**FIG. 3**

60

**FIG. 4**

SUBSTITUTE SHEET (RULE 26)

WO 03/036217

PCT/US02/31253

3/6

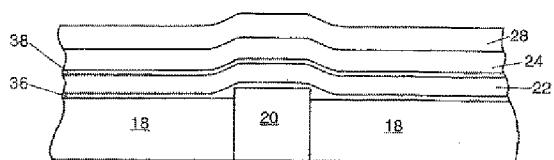


FIG. 5A

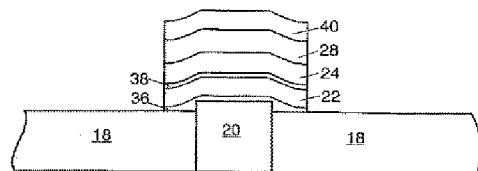


FIG. 5B

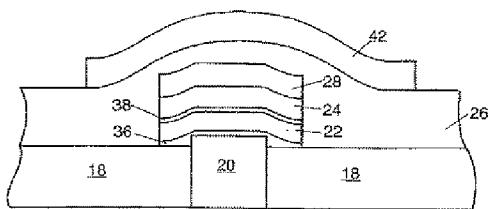


FIG. 5C

SUBSTITUTE SHEET (RULE 26)

WO 03/030217

PCT/US02/31253

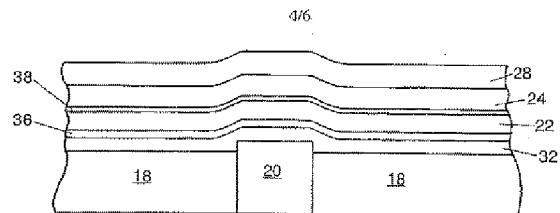


FIG. 6A

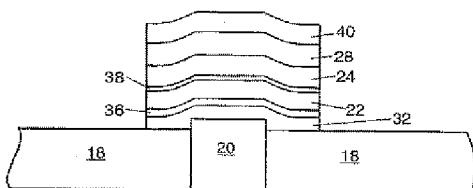


FIG. 6B

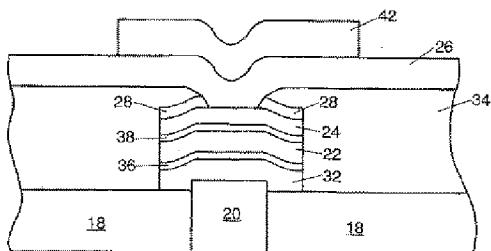


FIG. 6C

SUBSTITUTE SHEET (RULE 26)

WO 03/036217

PCT/US02/31253

5/6

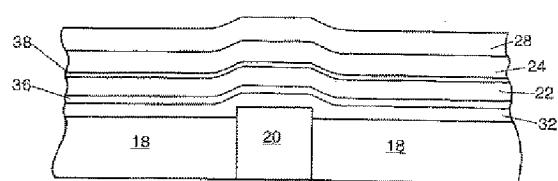


FIG. 7A

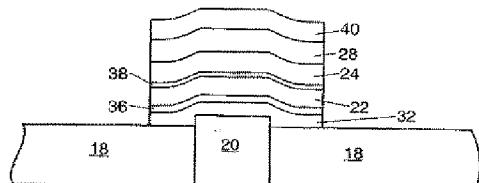


FIG. 7B

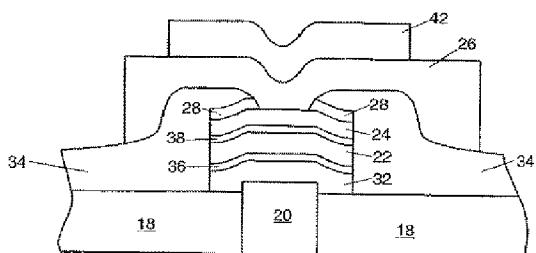


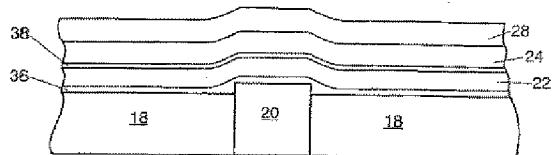
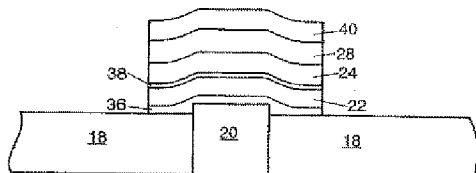
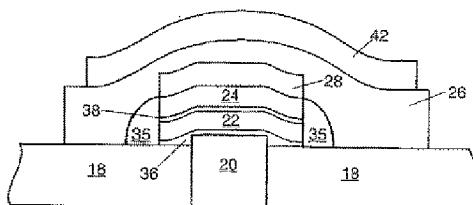
FIG. 7C

SUBSTITUTE SHEET (RULE 26)

WO 03/036217

PCT/US02/31253

6/6

**FIG. 8A****FIG. 8B****FIG. 8C**

SUBSTITUTE SHEET (RULE 26)

【国際公開パンフレット（コレクトバージョン）】

(12) INTERNATIONAL APPLICATION PUBLISHED UNDER THE PATENT COOPERATION TREATY (PCT)

(19) World Intellectual Property Organization
International Bureau(43) International Publication Date
10 April 2003 (10.04.2003)

PCT

(10) International Publication Number
WO 03/030217 A3

(51) International Patent Classification: H01L 29/00

(81) Designated States (national): AR, AG, AL, AM, AT, AU,

(21) International Application Number: PCT/US02/31253

AZ, BA, BB, BG, BR, BY, CZ, CA, CH, CN, CO, CR, CT,

(22) International Filing Date: 30 September 2002 (30.09.2002)

CZ, DE, DK, DM, DZ, EC, EE, ES, FL, GB, GD, GE, GH,

(25) Filing Language: English

GM, HR, HU, ID, IL, IS, JP, KE, KG, KP, KN, KZ, LK,

(26) Publication Language: English

LR, LS, LT, LU, LV, MA, MD, MG, MN, MN, MW,

(30) Priority Data: 09/572,825 2 October 2001 (02.10.2001) US

MN, MG, NO, NZ, OM, PH, PL, PT, RO, RU, SD, SE, SG,

(71) Applicant: ACTEL CORPORATION (US/US); 955

SL, SK, SI, TL, TM, TN, TR, TE, TZ, UA, UG, UZ, VN,

East Arapu Avenue, Sunnyvale, CA 94086 (US)

YU, ZA, ZM, ZW.

(72) Inventors: RAWLEY, Frank, W.; 1350 Capital Drive, Cumming, GA 30088 (US); MCCOLLUM, John, L.; 19180 Meritbrook Drive, Sandy Springs, GA 30070 (US); RANAWICKA, Jacewka, C.; 1480 Via Cimarron, San Jose, CA 95128 (US).

(84) Designated States (regional): ARIPO patent (GH, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZM, ZW), Eurasian patent (AM, AZ, BY, KG, KZ, MD, RU, TJK, TMD, Europeana patent (AT, BE, BG, CH, CY, CZ, DE, DK, EL, ES, FI, FR, GR, IE, IT, LI, MC, NL, PL, SI, SK, TR), OAPI patent (BR, BJ, CG, CL, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

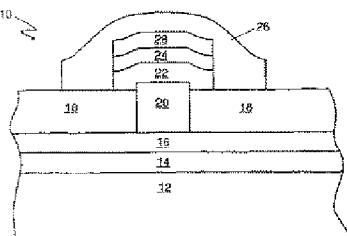
Published:

with International search report

(85) Date of publication of the International search report: 10 July 2003

For two-letter codes and other abbreviations, refer to the "Guidance Notes on Codes and Abbreviations" appearing at the beginning of each regular issue of the PCT Gazette.

(54) Title: METAL-TO-METAL ANTIUSUE EMPLOYING CARBON-CONTAINING ANTIUSUE MATERIAL.



WO 03/030217 A3

(57) Abstract: A metal-to-metal antiuse (22) is disposed between two metal interconnect layers in an integrated circuit. An insulating layer (10) is disposed above a lower metal interconnect layer (16). The insulating layer includes a via formed therethrough containing a tungsten plug (20) in electrical contact with the lower metal interconnect layer. The tungsten plug forms a lower electrode of the antiuse. The upper surface of the tungsten plug is planarized with the upper surface of the insulating layer. In a first embodiment, an antiuse material layer (22) comprising amorphous carbon, amorphous carbon doped with hydrogen or fluorine, or amorphous silicon carbide is disposed above the upper surface of the tungsten plug. A layer of a barrier metal (23) disposed over the antiuse material layer forms an upper electrode of the antiuse. An etch (18) or tungsten hard mask provides high etch selectivity and the possibility to etch barrier metals without affecting the dielectric constant value and mechanical properties of the antiuse material. In a second embodiment, a layer of barrier material is disposed between the top surface of the tungsten plug and the antiuse material layer. An adhesion-promoting layer may be used where amorphous carbon is used as the antiuse material layer.

【手続補正書】

【提出日】平成15年5月2日(2003.5.2)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】**【特許請求の範囲】****【請求項1】**

集積回路内における2つの金属相互接続層の間に配置された金属対金属アンチヒューズであって、

下側の金属相互接続層の上方に位置した絶縁層の中に形成された貫通穴内に配置されているとともに、前記下側金属相互接続層に対して電気的に接触している、タングステンプラグと；

このタングステンプラグの上面に配置されたアンチヒューズ層であるとともに、下側付着促進層と、中央層と、上側付着促進層と、を備えてなり、前記中央層が、アモルファスカーボンと、水素およびフッ素のうちの少なくとも一方によってドーピングされたアモルファスカーボンと、アモルファスシリコンカーバイドと、からなるグループの中から選択された材料から構成されているような、アンチヒューズ層と；

このアンチヒューズ層上に配置されたバリア金属層と；

このバリア金属層上に配置された上側電極と；

を具備していることを特徴とする金属対金属アンチヒューズ。

【請求項2】

請求項1記載の金属対金属アンチヒューズにおいて、

前記アモルファスカーボン層が、水素およびフッ素のうちの少なくとも一方によってドーピングされていることを特徴とする金属対金属アンチヒューズ。

【請求項3】

請求項1記載の金属対金属アンチヒューズにおいて、

さらに、前記バリア金属層と前記アンチヒューズ層と前記絶縁層との間に配置されかつそれらバリア金属層とアンチヒューズ層と絶縁層とに対して物理的に接触している第2絶縁層を具備していることを特徴とする金属対金属アンチヒューズ。

【請求項4】

請求項1記載の金属対金属アンチヒューズにおいて、

さらに、前記アンチヒューズ層に対して物理的に接触した状態で配置されたスペーサを具備していることを特徴とする金属対金属アンチヒューズ。

【請求項5】

請求項1記載の金属対金属アンチヒューズにおいて、

前記アンチヒューズ層の厚さが、10 nm～80 nmとされていることを特徴とする金属対金属アンチヒューズ。

【請求項6】

請求項1記載の金属対金属アンチヒューズにおいて、

前記バリア金属層の厚さが、25 nm～200 nmとされていることを特徴とする金属対金属アンチヒューズ。

【請求項7】

請求項1記載の金属対金属アンチヒューズにおいて、

前記バリア金属層をなす材料が、Taと、TaCと、TaNと、Tiと、TiCと、TiNと、からなるグループの中から選択されていることを特徴とする金属対金属アンチヒューズ。

【請求項8】

請求項1記載の金属対金属アンチヒューズにおいて、

前記下側付着促進層が、アモルファスシリコンカーバイドを有し、
前記中央層が、アモルファスカーボンを有し、
前記下側付着促進層が、アモルファスシリコンカーバイドを有していることを特徴とする
金属対金属アンチヒューズ。

【請求項 9】

請求項 1 記載の金属対金属アンチヒューズにおいて、
前記下側付着促進層が、アモルファス窒化シリコンを有し、
前記中央層が、アモルファスカーボンを有し、
前記下側付着促進層が、アモルファス窒化シリコンを有していることを特徴とする金属対
金属アンチヒューズ。

【請求項 10】

請求項 1 記載の金属対金属アンチヒューズにおいて、
さらに、前記バリア金属層上に配置された酸化物層を具備していることを特徴とする金属
対金属アンチヒューズ。

【請求項 11】

請求項 1 記載の金属対金属アンチヒューズにおいて、
さらに、前記バリア金属層上に配置されたタングステン層を具備していることを特徴とする
金属対金属アンチヒューズ。

【請求項 12】

集積回路内における 2 つの金属相互接続層の間に配置された金属対金属アンチヒューズであって、
下側の金属相互接続層の上方に位置した第 1 絶縁層の中に形成された貫通穴内に配置され
ているとともに、前記下側金属相互接続層に対して電気的に接触している、タングステン
プラグと；
このタングステンプラグ上に配置されかつこのタングステンプラグに対して電気的に接触
している第 1 バリア金属層と；
この第 1 バリア金属層の上面に配置されたアンチヒューズ層であるとともに、下側付着
促進層と、中央層と、上側付着促進層と、を備えてなり、前記中央層が、アモルファスカ
ーボンと、水素およびフッ素のうちの少なくとも一方によってドーピングされたアモルファ
スカーボンと、アモルファスシリコンカーバイドと、からなるグループの中から選択さ
れた材料から構成されているような、アンチヒューズ層と；
このアンチヒューズ層上に配置された第 2 バリア金属層と；
前記第 1 絶縁層と前記アンチヒューズ層と前記第 1 バリア金属層と前記第 2 バリア金属層
との上に配置された第 2 絶縁層と；
前記第 2 バリア金属層上に配置された上側電極と；
を具備していることを特徴とする金属対金属アンチヒューズ。

【請求項 13】

請求項 12 記載の金属対金属アンチヒューズにおいて、
前記アモルファスカーボン層が、水素およびフッ素のうちの少なくとも一方によってドー
ピングされていることを特徴とする金属対金属アンチヒューズ。

【請求項 14】

請求項 12 記載の金属対金属アンチヒューズにおいて、
さらに、前記アンチヒューズ層と前記第 1 バリア金属層と前記第 2 バリア金属層とに対し
て物理的に接触した状態で配置されたスペーサを具備していることを特徴とする金属対
金属アンチヒューズ。

【請求項 15】

請求項 12 記載の金属対金属アンチヒューズにおいて、
前記アンチヒューズ層の厚さが、10 nm～80 nm とされていることを特徴とする金属
対金属アンチヒューズ。

【請求項 16】

請求項12記載の金属対金属アンチヒューズにおいて、
前記バリア金属層の厚さが、25nm～200nmとされていることを特徴とする金属対金属アンチヒューズ。

【請求項17】

請求項12記載の金属対金属アンチヒューズにおいて、
前記バリア金属層をなす材料が、Taと、TaCと、TaNと、Tiと、TiCと、TiNと、からなるグループの中から選択されていることを特徴とする金属対金属アンチヒューズ。

【請求項18】

請求項12記載の金属対金属アンチヒューズにおいて、
前記下側付着促進層が、アモルファスシリコンカーバイドを有し、
前記中央層が、アモルファスカーボンを有し、
前記下側付着促進層が、アモルファスシリコンカーバイドを有していることを特徴とする金属対金属アンチヒューズ。

【請求項19】

請求項12記載の金属対金属アンチヒューズにおいて、
前記下側付着促進層が、アモルファス窒化シリコンを有し、
前記中央層が、アモルファスカーボンを有し、
前記下側付着促進層が、アモルファス窒化シリコンを有していることを特徴とする金属対金属アンチヒューズ。

【請求項20】

請求項12記載の金属対金属アンチヒューズにおいて、
さらに、前記第2バリア金属層上に配置された酸化物層を具備していることを特徴とする金属対金属アンチヒューズ。

【請求項21】

請求項12記載の金属対金属アンチヒューズにおいて、
さらに、前記第2バリア金属層上に配置されたタングステン層を具備していることを特徴とする金属対金属アンチヒューズ。

【請求項22】

金属対金属アンチヒューズを形成するための方法であって、
絶縁層とタングステンプラグとを平坦化し；
これら絶縁層とタングステンプラグとの上にアンチヒューズ層を形成し、この際、このアンチヒューズ層を、下側付着促進層と、中央層と、上側付着促進層と、を備えたものとし、さらに、前記中央層を、アモルファスカーボンと、水素およびフッ素のうちの少なくとも一方によってドーピングされたアモルファスカーボンと、アモルファスシリコンカーバイドと、からなるグループの中から選択された材料から構成されたものとし；
このアンチヒューズ層上に、バリア金属層を形成し；
このバリア金属層上に、酸化物層とタングステン層とのうちの少なくとも一方を、形成し；
この酸化物層またはタングステン層上に、フォトレジスト層を形成し；
前記酸化物層または前記タングステン層の形状を規定し；
前記フォトレジスト層を除去し；
前記アンチヒューズ層および前記バリア金属層の形状を規定する；
ことを特徴とする方法。

【請求項23】

請求項22記載の方法において、
前記アンチヒューズ層の形成に際しては、前記アンチヒューズ層を、2.5nm～80nmという範囲の厚さで形成することを特徴とする方法。

【請求項24】

請求項22記載の方法において、

前記バリア金属層の形成に際しては、前記バリア金属層を、25 nm～200 nmという範囲の厚さで形成することを特徴とする方法。

【請求項25】

請求項22記載の方法において、

前記バリア金属層の形成に際しては、前記バリア金属層を、Taと、TaCと、TaNと、Tiと、TiCと、TiNと、からなるグループの中から選択された材料から、形成することを特徴とする方法。

【請求項26】

請求項22記載の方法において、

さらに、

前記バリア金属層と前記アンチヒューズ層と前記絶縁層と前記金属相互接続層とに対して物理的に接觸している第2絶縁層を形成し；

この第2絶縁層の形状を規定する；

ことを特徴とする方法。

【請求項27】

請求項22記載の方法において、

さらに、

前記バリア金属層と前記アンチヒューズ層との上に、第3絶縁層を形成し；

この第3絶縁層の形状を規定することによって、前記アンチヒューズ層と前記バリア金属層とに対して物理的に接觸した複数のスペーサを形成する；

ことを特徴とする方法。

【請求項28】

請求項22記載の方法において、

前記上側付着促進層を、アモルファスシリコンカーバイドおよびアモルファス窒化シリコンからなるグループの中から選択された材料から形成することを特徴とする方法。

【請求項29】

請求項22記載の方法において、

前記下側付着促進層を、アモルファスシリコンカーバイドおよびアモルファス窒化シリコンからなるグループの中から選択された材料から形成することを特徴とする方法。

【請求項30】

請求項22記載の方法において、

前記アンチヒューズ層の形成に際しては、アセチレンを原料ガスとした成膜を行うことを特徴とする方法。

【請求項31】

請求項26記載の方法において、

前記第2絶縁層と前記タングステン層とに、貫通穴を形成することを特徴とする方法。

【請求項32】

金属対金属アンチヒューズを形成するための方法であって、

絶縁層とタングステンプラグとを平坦化し；

これら絶縁層とタングステンプラグとの上に第1バリア金属層を形成し；

この第1バリア金属層上に、アンチヒューズ層を形成し、この際、このアンチヒューズ層を、下側付着促進層と、中央層と、上側付着促進層と、を備えたものとし、さらに、前記中央層を、アモルファスカーボンと、水素およびフッ素のうちの少なくとも一方によってドーピングされたアモルファスカーボンと、アモルファスシリコンカーバイドと、からなるグループの中から選択された材料から構成されたものとし；

このアンチヒューズ層上に、第2バリア金属層を形成し；

この第2バリア金属層上に、酸化物層とタングステン層とのうちの少なくとも一方を、形成し；

この酸化物層またはタングステン層上に、フォトレジスト層を形成し；

前記酸化物層または前記タングステン層の形状を規定し；

前記フォトレジスト層を除去し；

前記第1バリア金属層と前記アンチヒューズ層と前記第2バリア金属層の形状を規定する

；

ことを特徴とする方法。

【請求項 3 3】

請求項 3 2 記載の方法において、

さらに、

前記第2絶縁層内に、接続用貫通穴を形成し；

前記第2絶縁層上において前記接続用貫通穴内に、金属相互接続層を形成し；

前記金属相互接続層をエッティングする；

ことを特徴とする方法。

【請求項 3 4】

請求項 3 2 記載の方法において、

さらに、

前記第2絶縁層と前記酸化物層とに、接続用貫通穴を形成し；

前記第2絶縁層上において前記接続用貫通穴内に、金属相互接続層を形成し、この場合、

この金属相互接続層が、前記バリア金属層に対して電気的に接触するものとし；

前記金属相互接続層をエッティングする；

ことを特徴とする方法。

【請求項 3 5】

金属対金属アンチヒューズを形成するための方法であって、

第1絶縁層とタンゲステンプラグとを平坦化し；

これら第1絶縁層とタンゲステンプラグとの上に、アンチヒューズ層を形成し、この際、

このアンチヒューズ層を、下側付着促進層と、中央層と、上側付着促進層と、を備えたも

のとし、さらに、前記中央層を、アモルファスカーボンと、水素およびフッ素のうちの少

なくとも一方によってドーピングされたアモルファスカーボンと、アモルファスシリコン

カーバイドと、からなるグループの中から選択された材料から構成されたものとし；

このアンチヒューズ層上に、バリア金属層を形成し；

このバリア金属層上に、酸化物層とタンゲステン層とのうちの少なくとも一方を、形成し

；

この酸化物層またはタンゲステン層上に、フォトレジスト層を形成し；

前記酸化物層または前記タンゲステン層の形状を規定し；

前記フォトレジスト層を除去し；

前記アンチヒューズ層と前記バリア金属層の形状を規定し；

これらアンチヒューズ層とバリア金属層との上に、第2絶縁層を形成する；

ことを特徴とする方法。

【請求項 3 6】

請求項 3 5 記載の方法において、

さらに、

前記第2絶縁層内に、接続用貫通穴を形成し；

前記第2絶縁層上において前記接続用貫通穴内に、金属相互接続層を形成し；

この金属相互接続層上に、マスク層を形成し；

前記金属相互接続層をエッティングする；

ことを特徴とする方法。

【請求項 3 7】

請求項 3 5 記載の方法において、

さらに、

前記第2絶縁層と前記酸化物層とに、接続用貫通穴を形成し；

前記第2絶縁層上において前記接続用貫通穴内に、金属相互接続層を形成し、この場合、

この金属相互接続層が、前記バリア金属層に対して電気的に接触するものとし；

この金属相互接続層上に、マスク層を形成し；

前記金属相互接続層をエッティングする；

ことを特徴とする方法。

【請求項 3 8】

金属対金属アンチヒューズを形成するための方法であって、

第1絶縁層とタングステンプラグとを平坦化し；

これら第1絶縁層とタングステンプラグとの上に、アンチヒューズ層を形成し、この際、このアンチヒューズ層を、下側付着促進層と、中央層と、上側付着促進層と、を備えたものとし、さらに、前記中央層を、アモルファスカーボンと、水素およびフッ素のうちの少なくとも一方によってドーピングされたアモルファスカーボンと、アモルファスシリコンカーバイドと、からなるグループの中から選択された材料から構成されたものとし；

このアンチヒューズ層上に、バリア金属層を形成し；

このバリア金属層上に、酸化物層とタングステン層とのうちの少なくとも一方を、形成し；

この酸化物層またはタングステン層上に、フォトレジスト層を形成し；

前記酸化物層または前記タングステン層の形状を規定し；

前記フォトレジスト層を除去し；

前記アンチヒューズ層と前記バリア金属層の形状を規定し；

前記アンチヒューズ層と前記バリア金属層と前記第1絶縁層との上に、第2絶縁層を形成する；

ことを特徴とする方法。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【発明の詳細な説明】

【技術分野】

【0 0 0 1】

本出願は、2001年10月2日付けで出願された米国特許出願第09/972,825号明細書の優先権を主張するものである。

【0 0 0 2】

本発明は、アンチヒューズに関するものであり、より詳細には、カーボン含有アンチヒューズ層を使用して形成された金属対金属アンチヒューズに関するものである。

【背景技術】

【0 0 0 3】

金属対金属アンチヒューズは、当該技術分野においては周知である。このような金属対金属アンチヒューズは、半導体基板上において、通常は、集積回路の中の2つの金属相互接続層の間に形成される。金属対金属アンチヒューズは、一对をなす下側導電性電極および上側導電性電極の間に介装されたアンチヒューズ材料層を備えている。各電極は、2つの金属相互接続層のうちの一方に対して、電気的に接触している。

【0 0 0 4】

基板上のアンチヒューズ内においてアンチヒューズ材料層として使用するための材料としては、多様な材料が、これまでに提案されている。そのような材料には、アモルファスシリコンおよびこれを含む合金、ポリシリコン、結晶カーボン、シリコン、ゲルマニウム、カルコゲナイト元素、がある。なお、本出願人の知る限りにおいては、本出願に関連性を有する先行技術文献は存在しない。

【発明の開示】

【課題を解決するための手段】

【0 0 0 5】

本発明による金属対金属アンチヒューズは、集積回路内における2つの金属相互接続層の間に配置される。絶縁層が、下側の金属相互接続層の上方に位置している。絶縁層は、貫通穴を有しており、この貫通穴内に、タングステンプラグを収容している。タングステンプラグは、下側金属相互接続層に対して電気的に接触している。タングステンプラグは、アンチヒューズの下側電極を形成する。タングステンプラグの上面は、絶縁層の上面に対して平坦化される。第1実施形態においては、アンチヒューズ層は、アモルファスカーボンと、水素およびフッ素のうちの少なくとも一方によってドーピングされたアモルファスカーボンと、アモルファスシリコンカーバイドと、からなるグループの中から選択された材料を有したものとされ、タングステンプラグの上面に配置される。例えばSiNまたはSiCといったような材料からなる付着促進層を、アンチヒューズ層と、構造内の他の層と、の間の境界部分に設けることができる。アンチヒューズ層上に配置されたバリア金属層は、アンチヒューズの上部電極を形成する。第2実施形態においては、タングステンプラグの上面と、アンチヒューズ層と、の間にも、また、バリア金属層が配置される。

【発明を実施するための最良の形態】

【0006】

以下、添付図面を参照する。これら図面においては、同様の部材には、同じ符号が付されている。

【0007】

当業者であれば、以下の説明が例示のためのものに過ぎず本発明を何ら限定するものではないことは、理解されるであろう。当業者であれば、他の実施態様を容易に想起するであろう。

【0008】

金属対金属アンチヒューズは、集積回路の半導体基板の上方においてこの半導体基板から絶縁された2つの金属相互接続層の間に配置される。絶縁層が、下側の金属相互接続層の上に配置される。この絶縁層は、貫通穴を備えていて、この貫通穴内に、下側の金属相互接続層に対して電気的に接触しているタングステンプラグが収容されている。このタングステンプラグは、アンチヒューズの下側電極を形成する。タングステンプラグの上面は、絶縁層の上面に対して、平坦化されている。

【0009】

まず最初に、図1Aには、一例による金属対金属アンチヒューズ(10)の断面図が示されている。図1Aに示す実施形態においては、基板(12)は、絶縁層(14)と金属相互接続層(16)とによって被覆されている。当業者であれば、図1Aが単なる例示に過ぎないこと、および、金属相互接続層(16)が、金属製多層構成の集積回路における第1の金属相互接続層である必要がないことは、理解されるであろう。

【0010】

絶縁層(18)は、例えば、およそ400nm～1,000nmという厚さで堆積された二酸化シリコンから形成されたものであって、金属相互接続層(16)上に配置されている。絶縁層(18)は、貫通穴内に形成されかつ金属相互接続層(16)に対して電気的に接続されたタングステンプラグ(20)を、備えている。当業者には公知なように、絶縁層(18)の上面とタングステンプラグ(20)の上面とは、アンチヒューズ(10)の形成時に比較的フラットな表面を形成し得るように平坦化することができる。これに代えて、タングステンプラグ(20)は、CMP技術を使用した平坦化を行うことによって、あるいは、平坦化後に酸素プラズマエッチングを行うことによって、絶縁層(18)の表面よりも上へと、突出させることができる。

【0011】

図1Aの実施形態においては、アンチヒューズ層(22)が、タングステンプラグ(20)上に配置されている。アンチヒューズ層(22)は、アモルファスカーボンと、水素またはフッ素によってドーピングされたアモルファスカーボンと、アモルファスシリコンカーバイドと、からなるグループの中から選択されたアンチヒューズ材料(23)を含有することができ、約2.5nm～約1,000nmという厚さとすることができる。加えて

、アンチヒューズ材料(23)のための材料としては、上述した材料どうしの組合せを使用することができる。アモルファスカーボンおよびこれの組合せは、好ましくはアセチレンガス(C_2H_2)といったような原料ガスを使用してデバイス上に配置することができる。

【0012】

例えば、アンチヒューズ材料(23)は、アモルファスカーボンから、あるいは、水素またはフッ素によってドーピングされたアモルファスカーボンから、あるいは、アモルファスシリコンカーバイドから、形成することができ、約10nm～約80nmという厚さを有することができる。アンチヒューズ材料(23)を、水素によってドーピングされたアモルファスカーボンから形成する場合には、水素ドーピングは、原子数比率で約1%～約40%という範囲とすべきである。アンチヒューズ材料(23)を、フッ素によってドーピングされたアモルファスカーボンから形成する場合には、フッ素ドーピングは、原子数比率で約0.5%～約20%という範囲とすべきである。アンチヒューズ材料(23)を、シリコンカーバイドから形成する場合には、組成内におけるカーボン原子の比率は、50%よりも大きなものとすべきである。

【0013】

アンチヒューズ層(22)は、また、複数層の組合せから形成することもでき、付着促進層(36, 38)を有することができる。第1の例は、約2.5nmという厚さを有したアモルファスシリコンカーバイドからなる層と、約10nm～約80nmという厚さを有したアモルファスカーボンからなる層と、約2.5nmという厚さを有したアモルファスシリコンカーバイドからなる層と、である。第2の例は、約2.5nmという厚さを有したアモルファス窒化シリコンからなる層と、約10nm～約80nmという厚さを有したアモルファスカーボンからなる層と、約2.5nmという厚さを有したアモルファス窒化シリコンからなる層と、である。

【0014】

アンチヒューズ材料(23)が、アモルファスカーボンあるいはドーピングされたアモルファスカーボンを有する場合には、SiNまたはSiCからなる薄い(例えば、2.5nm)付着促進層が、アンチヒューズ材料(23)の上と下とに配置される。これにより、アンチヒューズ材料(23)とアンチヒューズ構造内の連結層との間における付着が促進される。例示するならば、アモルファスカーボンあるいはドーピングされたアモルファスカーボンを有してなるアンチヒューズ材料層は、構造の一部としてそのような付着促進層を有するようにして構成されるべきである。

【0015】

第1の例は、約2.5nmという厚さを有したシリコンカーバイドからなる下側付着促進層(36)と、約10nm～約80nmという厚さを有したアモルファスカーボンからなる中央層(23)と、約2.5nmという厚さを有したシリコンカーバイドからなる上側付着促進層(38)と、である。第2の例は、約2.5nmという厚さを有した窒化シリコンからなる下側付着促進層(36)と、約10nm～約80nmという厚さを有したアモルファスカーボンからなる中央層(23)と、約2.5nmという厚さを有した窒化シリコンからなる上側付着促進層(38)と、である。

【0016】

約25nm～約200nmという厚さを有した例えばTaやTa_NやTaCやTiやTiCやTi_Nといったようなバリア金属層(24)が、アンチヒューズ材料層上に配置され、アンチヒューズの上側電極を形成する。ここで例示する第2実施形態においては、タンゲステンプラグの上面とアンチヒューズ材料(23)との間には、付加的な下側バリア金属層が配置される。図1Aに示す実施形態においては、硬いマスク層(28)が、バリア金属層(24)上に配置されている。硬いマスク層(28)は、例えば、酸化シリコンのような酸化物や、タンゲステンのような金属や、あるいは、当該技術分野において公知の他の適切な材料、から構成することができる。

【0017】

図1Bに示す実施形態は、図1Aの実施形態と同様の実施形態ではあるものの、図1Bにおいては、硬いマスク層（28）が例えば二酸化シリコンといったような絶縁体から形成されていて、金属層に対しての電気的コンタクトを行うための貫通穴を形成するようにしてエッチングが施されている点において、相違している。

【0018】

図2Bには、一例による金属対金属アンチヒューズ（30）の断面図が示されている。図2Bに示す実施形態は、図1Aおよび図1Bに示す各実施形態と同様のものである。図1Aおよび図1Bの実施形態における構成と対応する図2Bの実施形態における構成は、同じ符号によって示されている。また、特に言及しない限りに、当業者であれば、様々な層の材質および厚さが、図1Aおよび図1Bの実施形態に関して上述した例示と同様であることは、理解されるであろう。

【0019】

図2Bの実施形態においては、基板（12）は、絶縁層（14）と金属相互接続層（16）とによって被覆されている。図1Aおよび図1Bの場合と同様に、当業者であれば、図2Bが単なる例示に過ぎないこと、および、金属相互接続層（16）が、金属製多層構成の集積回路における第1の金属相互接続層である必要がないことは、理解されるであろう。

【0020】

絶縁層（18）は、例えば二酸化シリコンから形成されたものであって、金属相互接続層（16）上に配置されている。絶縁層（18）は、貫通穴内に形成されかつ金属相互接続層（16）に対して電気的に接続されたタングステンプラグ（20）を、備えている。当該技術分野においては公知なように、絶縁層（18）の上面とタングステンプラグ（20）の上面とは、アンチヒューズ（30）の形成時に比較的フラットな表面を形成し得るように平坦化することができる。これに代えて、タングステンプラグ（20）は、CMP技術を使用した平坦化を行うことによって、あるいは、平坦化後に酸素プラズマエッチングを行うことによって、絶縁層（18）の表面よりも上へと、隆起させることができる。

【0021】

上述したように、図2Bの実施形態においては、タングステンプラグの上面とアンチヒューズ層（22）との間に、付加的なバリア金属層（32）が配置される。アンチヒューズ層（22）は、図1Aおよび図1Bの実施形態に関して説明したものと同じである。

【0022】

約25nm～約200nmという厚さを有した例えばTaやTa_NやTaCやTiやTiCやTi_Nといったようなバリア金属層（24）が、アンチヒューズ層（22）上に配置され、図2Bのアンチヒューズ（30）の上側電極を形成する。図2Bの実施形態においては、硬いマスク層（28）は、バリア金属層（24）上に配置された酸化物層として示されている。プロセス時には、酸化物層上にフォトレジスト層を配置し、その後、その酸化物層をエッチングする。エッチング後に、フォトレジスト層を除去し、残った酸化物層が、硬いマスクとして利用され、バリア金属層（24）およびアンチヒューズ層（22）のエッチング時におけるエッチングマスクとして機能する。硬いマスク層（28）は、フォトレジスト除去ステップ時にアンチヒューズ層（22）が除去されることを防止する。

【0023】

図2Aは、図2Bに示すデバイスと同様のアンチヒューズデバイスを示しており、図2Aにおいては、例えばタングステンといったような金属層が、硬いマスク（28）として使用されている。Al、Ti、Ta、Ta_N、および、Ti_Nが、タングステン（W）に対する大きな選択性を有していることにより、PVDまたはCVDによる薄いタングステン層（約25nm～約50nm）を、また、直下の金属層（24）のエッチングに際しての硬いマスク（28）として、使用することもできる。タングステン層が薄いことにより、フォトレジストからなる薄い層だけが、硬いマスク（28）をパターニングする必要がある。硬いマスク（28）を開放した後に、残っているフォトレジストを除去し、金属積層上に有機材料を存在させることなく、金属層（24）をエッチングすることができる。金

属層（24）のエッティング後には、タングステン製の硬いマスクは、S F₆ 化合物を使用した反応性イオンエッティング（R I E）によってエッティングすることができる。また、図2Aに示すように、エッティングされた金属積層上に、薄いタングステン製の硬いマスク層（28）を残すこともできる。酸化物またはタングステンからなる硬いマスクの使用は、大きなエッティング選択性をもたらすとともに、アモルファスカーボン製アンチヒューズ層（22）の誘電定数（K）や機械的特性に影響を与えることなく、金属層をエッティングし得るという可能性をもたらす。

【0024】

図1Aおよび図1Bの実施形態と図2Aおよび図2Bの実施形態との間の他の相違点は、約100nm～約200nmという厚さを有した二酸化シリコン製堆積層とすることができる付加的な絶縁層（34）を、図2Aおよび図2Bに示すように、バリア金属層（32）とアンチヒューズ層（22）とバリア金属層（24）とを備えてなる構造上に、配置し得ることである。金属相互接続層（26）は、絶縁層（34）上に配置され、その絶縁層（34）を貫通して形成された貫通穴を介して、バリア金属層（24）に対して電気接觸することとなる。

【0025】

図3Aには、一例による金属対金属アンチヒューズ（50）の断面図が示されている。図3Aに示す実施形態は、図1Aに示す実施形態と同様のものである。図1Aの実施形態における構成と対応する図3Aの実施形態における構成は、同じ符号によって示されている。また、特に言及しない限りに、当業者であれば、様々な層の材質および厚さが、図1Aの実施形態に関して上述した例示と同様であることは、理解されるであろう。

【0026】

図3Aの実施形態においては、基板（12）は、絶縁層（14）と金属相互接続層（16）とによって被覆されている。図1Aの場合と同様に、当業者であれば、図3Aが単なる例示に過ぎないこと、および、金属相互接続層（16）が、金属製多層構成の集積回路における第1の金属相互接続層である必要がないことは、理解されるであろう。

【0027】

絶縁層（18）は、例えば堆積した二酸化シリコンから形成されたものであって、金属相互接続層（16）上に配置されている。絶縁層（18）は、貫通穴内に形成されかつ金属相互接続層（16）に対して電気的に接続されたタングステンプラグ（20）を、備えている。当該技術分野においては公知なように、絶縁層（18）の上面とタングステンプラグ（20）の上面とは、アンチヒューズ（50）の形成時に比較的フラットな表面を形成し得るように平坦化することができる。これに代えて、タングステンプラグ（20）は、C M P技術を使用した平坦化を行うことによって、あるいは、平坦化後に酸素プラズマエッティングを行うことによって、絶縁層（18）の表面よりも上へと、隆起させることができる。

【0028】

上述したように、アンチヒューズ層（22）が、タングステンプラグ（20）上に配置されている。アンチヒューズ層（22）は、図1Aの実施形態に関して説明したものと同じである。約25nm～約200nmという厚さを有した例えばT aやT a NやT a CやT iやT i CやT i Nといったようなバリア金属層（24）が、アンチヒューズ材料層上に配置され、図3Aのアンチヒューズ（50）の上側電極を形成している。図3Aの実施形態においては、酸化物層（28）が、バリア金属層（24）上に配置されている。

【0029】

図1Aの実施形態と図3Aの実施形態との間の相違点は、約50nm～約200nmという厚さを有した好ましくは約100nmという厚さを有した窒化シリコンまたは二酸化シリコン製の堆積層（P E C V D技術を使用して形成）とすることができる付加的な絶縁層（34）を、図3Aに示すように、アンチヒューズ層（22）とバリア金属層（24）とを備えてなる構造上に、配置し得ることである。この材料は、アンチヒューズ層（22）が、金属相互接続層（26）に対して短絡してしまうことを防止する。金属相互接続層（

26) は、絶縁層(34) 上に配置され、その絶縁層(34)を貫通して形成された貫通穴を介して、アンチヒューズ積層に対して電気接觸することとなる。

【0030】

図3Bに示す実施形態においては、硬いマスク層(28)は、例えば二酸化シリコンといったような絶縁体から形成されており、金属層に対しての電気的コンタクトを行うための貫通穴を形成するようにしてエッティングが施されている。

【0031】

図4Aには、一例による金属対金属アンチヒューズ(60)の断面図が示されている。図4Aに示す実施形態は、図1Aに示す実施形態と同様のものである。図1Aの実施形態における構成と対応する図4Aの実施形態における構成は、同じ符号によって示されている。また、特に言及しない限りに、当業者であれば、様々な層の材質および厚さが、図1Aの実施形態に関して上述した例示と同様であることは、理解されるであろう。

【0032】

図1Aの実施形態と図4Aの実施形態との間の相違点は、約50nm～約200nmという厚さを有した好ましくは約100nmという厚さを有した窒化シリコンまたは二酸化シリコン製の堆積層(P E C V D技術を使用して形成)とすることができる付加的な絶縁層またはスペーサ(35)を、図4Aに示すように、アンチヒューズ層(22)とバリア金属層(24)とを備えてなる構造に隣接して使用し得ることである。この材料は、アンチヒューズ層(22)が、金属相互接続層(26)に対して短絡してしまうことを防止する。

【0033】

図4Aに示す実施形態と図4Bに示す実施形態との相違点は、図4Bが、絶縁性の硬いマスク層を使用した実施形態を示していることである。この硬いマスク層は、アンチヒューズ積層上への金属相互接続層(26)の配置に先立って、除去される。金属相互接続層(26)は、スペーサ(35)上に配置され、図4Bに示すようにして、バリア金属層(24)に対して電気接觸することとなる。図4Aは、導電性の硬いマスク層(28)(例えば、タングステン製)を使用した実施形態を示している。この実施形態においては、硬いマスク(28)は、除去される必要はない。

【0034】

図5A～図5Cは、図1Aのアンチヒューズに関し、形成プロセスにおいて選択された各時点での構成を示す断面図である。アンチヒューズ(10)の形成が、絶縁層(18)とタングステンプラグ(20)とに関しての周知技術による平坦化を行った後から開始されていることにより、図5A～図5Cのすべての図は、アンチヒューズ形成プロセスの開始時点において、絶縁層(18)とタングステンプラグ(20)とを有している。

【0035】

図5Aに示すように、図1Aのアンチヒューズ(10)は、タングステンプラグ(20)と絶縁層(18)との上に、アンチヒューズ層(22)が形成される。上述したように、アンチヒューズ層(22)は、例えばP E C V D技術を使用することによって成膜された例えばSiNやSiCといったような材料からなる薄い付着促進材料層(36, 38)を有することができる。

【0036】

当業者であれば理解されるように、アンチヒューズ材料(23)の厚さは、通常は、約10nm～約80nmとされる。当業者であれば、使用される厚さが、最終的に形成されるアンチヒューズに関しての所望のプログラミング電圧に依存することは、理解されるであろう。

【0037】

次に、バリア金属層(24)を、約25nm～約200nmという厚さでもって、P V Dスパッタリング技術を使用して、成膜する。硬いマスク層(28)を、バリア金属層(24)上に成膜する。硬いマスク層(28)は、約500オングストローム～約4,000オングストロームという厚さでもって、好ましくは約2,000オングストロームという

厚さでもって、成膜される。

【0038】

図5Bに示すように、硬いマスク層（28）上にフォトレジスト層（40）を成膜し、その後、フォトレジスト層（40）と硬いマスク層（28）とをエッチングする。エッチング後に、フォトレジスト層（40）を除去する。硬いマスク層が、バリア金属層（24）およびアンチヒューズ層（22）のエッチング時におけるエッチングマスクとして機能する。Al、Ti、Ta、TaN、および、TiNが、タングステン（W）に対する大きな選択性を有していることにより、PVDまたはCVDによる薄いタングステン層（約25nm～約50nm）を、硬いマスク（28）として使用することができる。タングステン製の硬いマスク層（28）は、約250オングストローム～約4,000オングストロームという厚さでもって、好ましくは約500オングストロームという厚さでもって、成膜することができる。金属層（24）のエッチング後には、タングステン製の硬いマスクは、エッチングすることができる。また、エッチングされた金属積層上に、薄いタングステン層を残すこともできる。酸化物またはタングステンからなる硬いマスクは、大きなエッチング選択性をもたらすとともに、アモルファスカーボン製アンチヒューズ材料（23）の誘電定数（K）や機械的特性に影響を与えることなく、金属層をエッチングし得るという可能性をもたらす。

【0039】

図5Bに示すように、アンチヒューズ材料（23）と、任意の必要な付着層と、バリア金属層（24）と、硬いマスク（28）と、を形成し終わった後に、フォトレジスト層（40）を、硬いマスク層（28）の表面の上方に形成する。この層（40）の目的は、層（36, 22, 38, 24, 28）からなるアンチヒューズ『積層』の形状を規定することである。その後、従来的なエッチングステップを行うことにより、硬いマスク（28）を所望の幾何形状へとエッチングすることができる。図5Bは、エッチングステップが行われて、硬いマスクの形状が規定された後の時点であって、なおかつ、フォトレジスト層（40）の除去前の時点における構成を示している。

【0040】

硬いマスク層（28）上にフォトレジスト層（40）を成膜し、その後、硬いマスク層（28）をエッチングする。エッチング後に、フォトレジスト層を除去する。残った硬いマスク層が、硬いマスクとして機能し、バリア金属層（24）およびアンチヒューズ層（22）のエッチング時におけるエッチングマスクとして機能する。Al、Ti、Ta、TaN、および、TiNが、タングステン（W）に対する大きな選択性を有していることにより、PVDによる薄いタングステン層（約25nm～約50nm）を、また、直下の金属層（24）のエッチングに際しての硬いマスク（28）として、使用することができる。タングステン層が薄いことにより、フォトレジストからなる薄い層だけが、硬いマスクをパターニングする必要がある。硬いマスクを開放した後に、残っているフォトレジストを除去し、金属積層上に有機材料を存在させることなく、金属層（24）をエッチングすることができる。金属層（24）のエッチング後には、タングステン製の硬いマスクは、SF₆化合物を使用した反応性イオンエッチング（RIE）によってエッチングすることができる。また、エッチングされた金属積層上に、薄いタングステン層を残すこともできる。酸化物またはタングステンからなる硬いマスクは、大きなエッチング選択性をもたらすとともに、アモルファスカーボン製アンチヒューズ層（22）の誘電定数（K）や機械的特性に影響を与えることなく、金属層をエッチングし得るという可能性をもたらす。

【0041】

フォトレジスト（40）の除去後には、デバイスは、硬いマスク（28）を使用してエッチングされ、これにより、アンチヒューズ積層の形状が規定される。図5Cには、エッチング後におけるアンチヒューズ積層が示されている。図1Aおよび図1Bが、さらなる処理ステップの実施後の、図5Cのアンチヒューズ構成を示している。

【0042】

図6A～図6Cは、図2Aおよび図2Bのアンチヒューズ（30）に関し、形成プロセス

において選択された各時点での構成を示す断面図である。処理ステップ後に得られる構成は、図5A～図5Cに示すプロセスの場合と同様であるものの、図2Aおよび図2Bに示すようなデバイスが得られる。

【0043】

図6Aに示すように、図2Aおよび図2Bのアンチヒューズ(30)は、タングステンプローラグ(20)と絶縁層(18)との上に、バリア金属層(32)を成膜することによって、形成されている。

【0044】

図2Aおよび図2Bは、付加的な処理ステップを行った後における、図6Cのアンチヒューズ(30)の構成を示している。

【0045】

図7A～図7Cは、図3Aおよび図3Bのアンチヒューズ(50)に関し、形成プロセスにおいて選択された各時点での構成を示す断面図である。処理ステップ後に得られる構成は、図5A～図5Cに示すプロセスの場合と同様であるものの、図3Aおよび図3Bに示すようなデバイスが得られる。

【0046】

特に、図7Cにおいては、フォトレジスト(40)は、従来的なマスク除去ステップを使用して、既に除去されている。層(24～36)が、既にエッチングされている。絶縁層(34)が、アンチヒューズ積層をなす複数の層(36, 22, 38, 24)上において、および、絶縁層(18)の露出面上において、成膜されている。その後、従来的なマスク技術およびエッチング技術(図示せず)を使用することによって、絶縁層(34)内におよび硬いマスク(28)内に(酸化物からなる硬いマスクの場合)、接続用貫通穴を形成する。次に、金属相互接続層(26)を、絶縁層(34)上に、および、接続用貫通穴内に、成膜する。この場合、接続用貫通穴によって、バリア金属層(24)に対しての電気的接続が行われる。その後、金属エッチングステップのための準備として、マスク層(42)を、従来的なフォトリソグラフィー技術を使用することによって金属相互接続層(26)上に形成することができ、このマスク層(42)を利用して、金属相互接続層(26)の幾何形状を規定することができる。図3Bは、付加的な処理ステップを行った後における、図7Cのアンチヒューズ(50)の構成を示している。

【0047】

図8A～図8Cは、図4Aおよび図4Bのアンチヒューズ(60)に関し、形成プロセスにおいて選択された各時点での構成を示す断面図である。処理ステップ後に得られる構成は、図5A～図5Cに示すプロセスの場合と同様であるものの、図4Aおよび図4Bに示すようなデバイスが得られる。

【0048】

特に、図8Cにおいては、フォトレジスト(40)は、従来的なマスク除去ステップを使用して、既に除去されている。層(24～36)が、既にエッチングされている。絶縁層(35)が、アンチヒューズ積層をなす複数の層(36, 22, 38, 24)上において、および、絶縁層(18)の露出面上において、成膜する。その後、従来的なマスク技術およびエッチング技術(図示せず)を使用することによって、図8Cに示すように、絶縁層(35)を、複数のスペーサへと成形する。次に、金属相互接続層(26)を、スペーサ(35)上に成膜し、バリア金属層(24)に対しての電気的接続を行う。その後、最終処理のための準備として、マスク層(42)を、従来的なフォトリソグラフィー技術を使用することによって金属相互接続層(26)上に形成することができる。図4Aは、付加的な処理ステップを行った後における、図8Cのアンチヒューズ(60)の構成を示している。

【0049】

金属対金属アンチヒューズ内のアンチヒューズ材料層として、アモルファスカーボンや、水素またはフッ素の少なくとも一方によってドーピングされたアモルファスカーボンや、あるいは、アモルファスシリコンカーバイド、を使用することにより、プログラミング後

に導電性フィラメントを劣化させることとなる『ヒーリング』や『スイッチング』が防止される。

【0050】

本発明について、例示としての実施形態を参照して説明したけれども、当業者であれば、本発明の範囲を逸脱することなく、様々な変形が可能であること、および、各構成要素を均等物によって代替し得ることは、理解されるであろう。加えて、本発明の実質的な範囲を逸脱することなく、本発明による開示に基づいて、特定の状況や材質を適合化するための様々な修正を行うことができる。したがって、本発明は、本発明の実施に際して最良の態様をなす上記特別の実施形態によって限定されるものではなく、本発明は、特許請求の範囲の属するすべての実施態様をも包含するものであることが、意図されている。

【図面の簡単な説明】

【0051】

【図1】図1Aおよび図1Bは、アンチヒューズの一例を示す断面図である。
 【図2】図2Aおよび図2Bは、アンチヒューズの他の例を示す断面図である。
 【図3】図3Aおよび図3Bは、アンチヒューズの他の例を示す断面図である。
 【図4】図4Aおよび図4Bは、アンチヒューズの他の例を示す断面図である。
 【図5A】図1Aおよび図1Bのアンチヒューズに関し、形成プロセスの各時点での構成を示す断面図である。

【図5B】図1Aおよび図1Bのアンチヒューズに関し、形成プロセスの各時点での構成を示す断面図である。

【図5C】図1Aおよび図1Bのアンチヒューズに関し、形成プロセスの各時点での構成を示す断面図である。

【図6A】図2Aおよび図2Bのアンチヒューズに関し、形成プロセスの各時点での構成を示す断面図である。

【図6B】図2Aおよび図2Bのアンチヒューズに関し、形成プロセスの各時点での構成を示す断面図である。

【図6C】図2Aおよび図2Bのアンチヒューズに関し、形成プロセスの各時点での構成を示す断面図である。

【図7A】図3Aおよび図3Bのアンチヒューズに関し、形成プロセスの各時点での構成を示す断面図である。

【図7B】図3Aおよび図3Bのアンチヒューズに関し、形成プロセスの各時点での構成を示す断面図である。

【図7C】図3Aおよび図3Bのアンチヒューズに関し、形成プロセスの各時点での構成を示す断面図である。

【図8A】図4Aおよび図4Bのアンチヒューズに関し、形成プロセスの各時点での構成を示す断面図である。

【図8B】図4Aおよび図4Bのアンチヒューズに関し、形成プロセスの各時点での構成を示す断面図である。

【図8C】図4Aおよび図4Bのアンチヒューズに関し、形成プロセスの各時点での構成を示す断面図である。

【符号の説明】

【0052】

- 10 金属対金属アンチヒューズ
- 16 金属相互接続層
- 18 絶縁層
- 20 タングステンプラグ
- 22 アンチヒューズ材料層
- 24 バリア金属層
- 26 金属相互接続層
- 28 酸化物層、タングステン層、硬いマスク

3 0 金属対金属アンチヒューズ
3 2 付加的なバリア金属層
3 4 付加的な絶縁層
3 5 付加的な絶縁層、スペーサ
3 6 付着促進材料層
3 8 付着促進材料層
4 0 マスク層
4 2 マスク層
5 0 金属対金属アンチヒューズ
6 0 金属対金属アンチヒューズ

【手続補正3】

【補正対象書類名】図面

【補正対象項目名】図1

【補正方法】変更

【補正の内容】

【図 1】

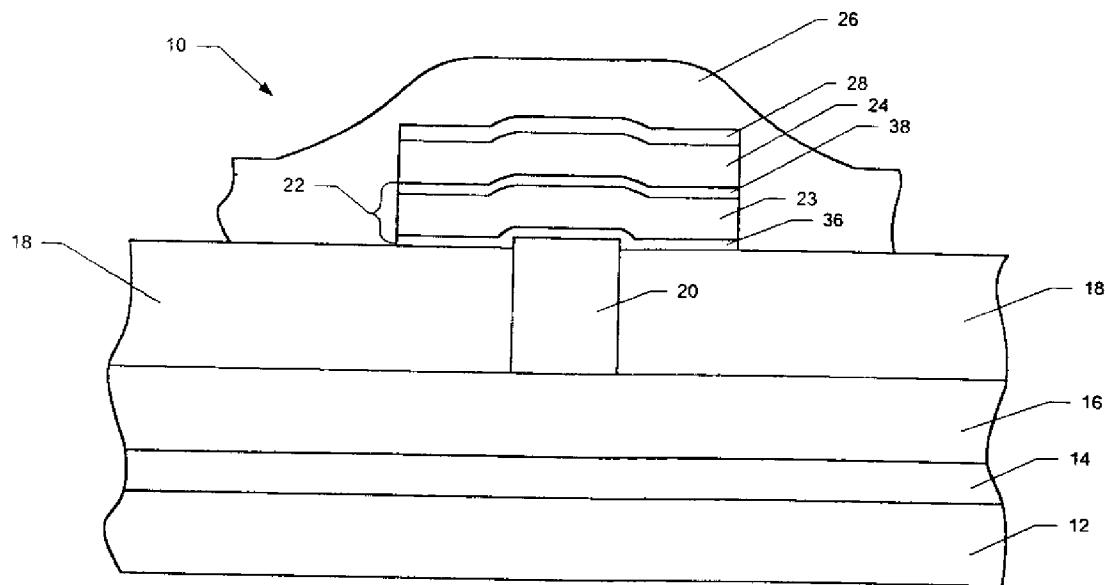


FIG. 1A

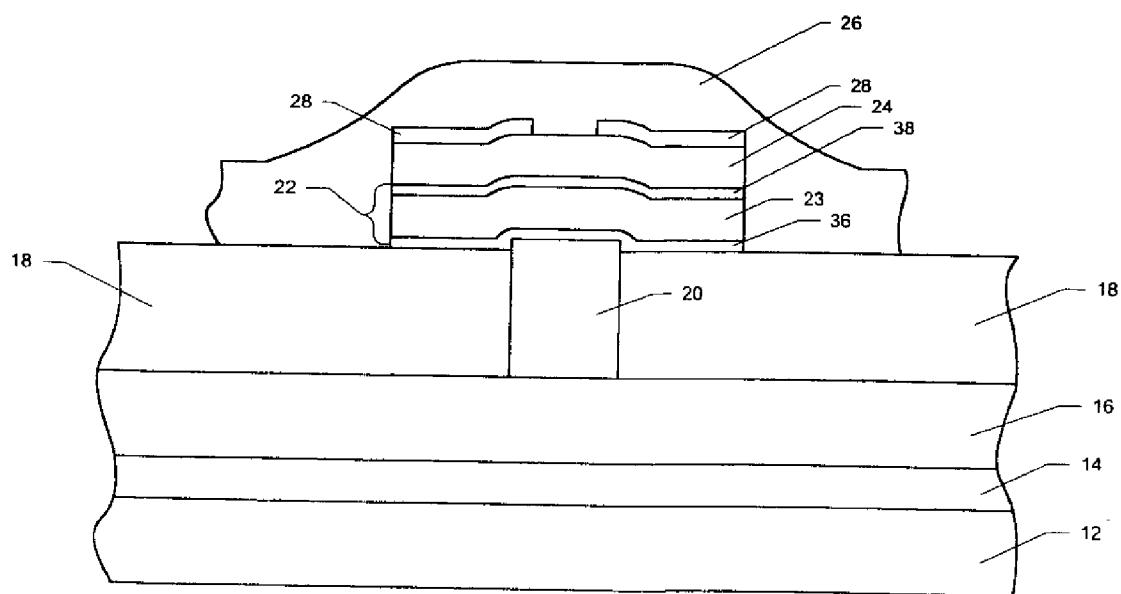


FIG. 1B

【手続補正 4】

【補正対象書類名】 図面

【補正対象項目名】 図 2

【補正方法】 変更

【補正の内容】

【図2】

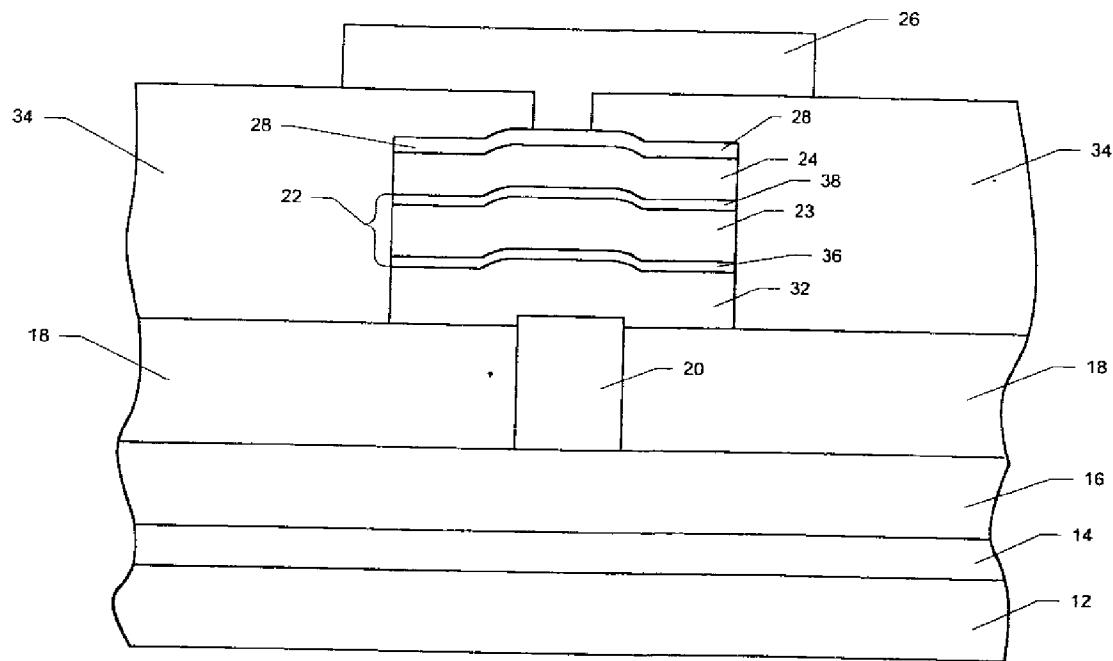


FIG. 2A

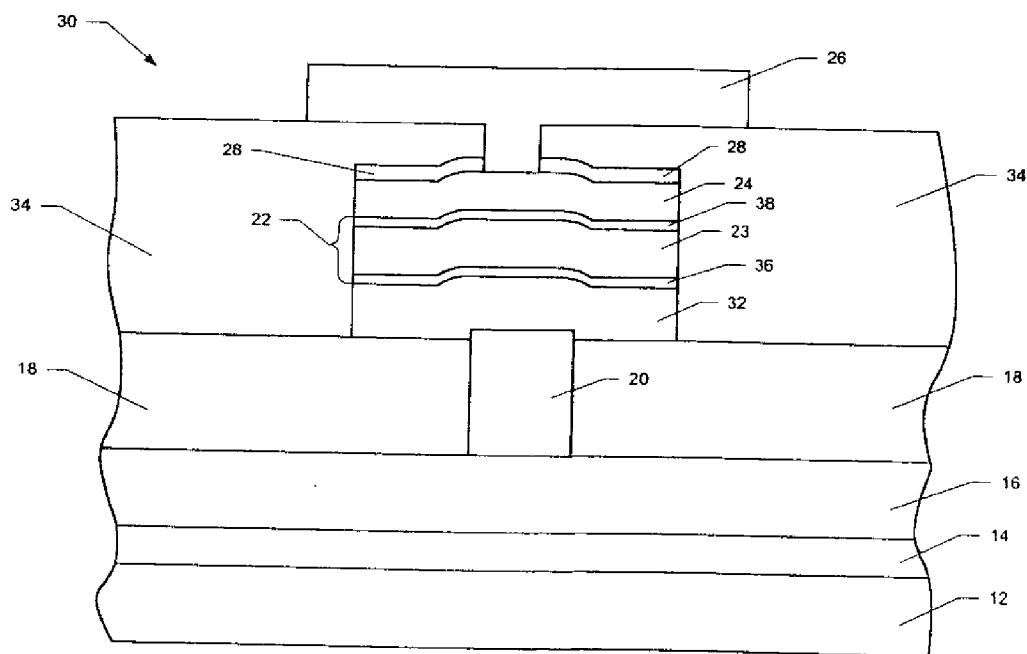


FIG. 2B

【手続補正5】

【補正対象書類名】図面

【補正対象項目名】図3

【補正方法】変更

【補正の内容】

【图3】

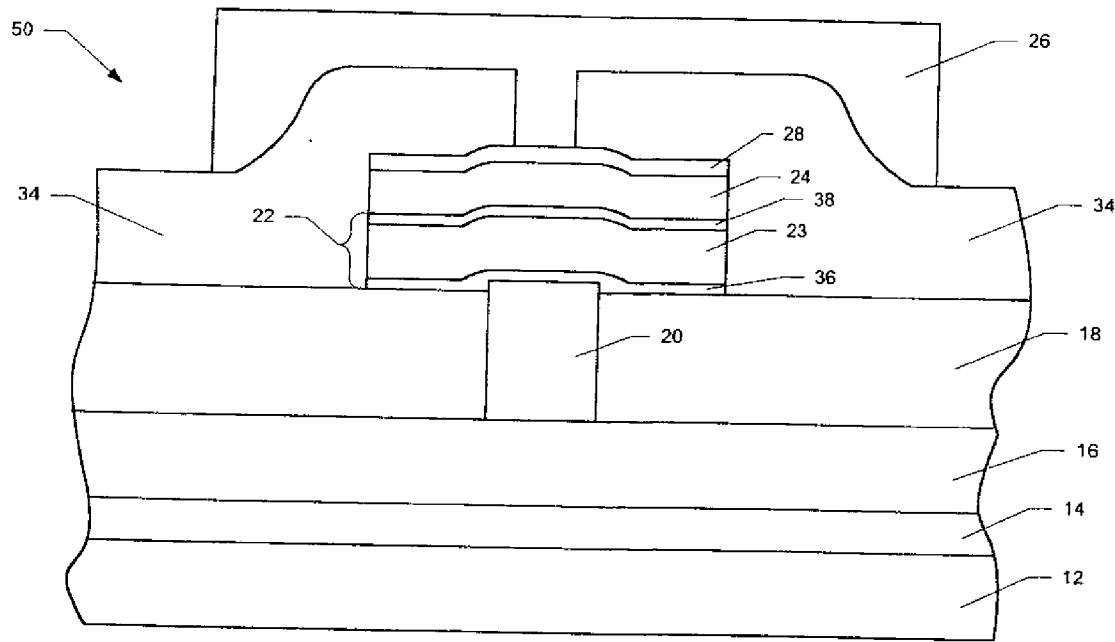


FIG. 3A

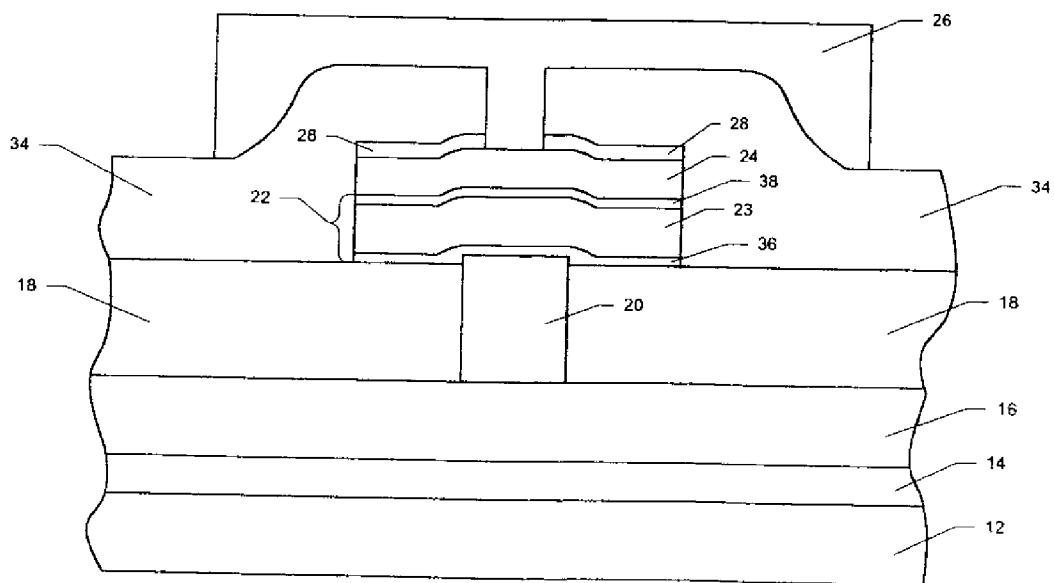


FIG. 3B

【手続補正 6】

【補正対象書類名】 図面

【補正対象項目名】 図 4

【補正方法】変更

【補正の内容】

【図4】

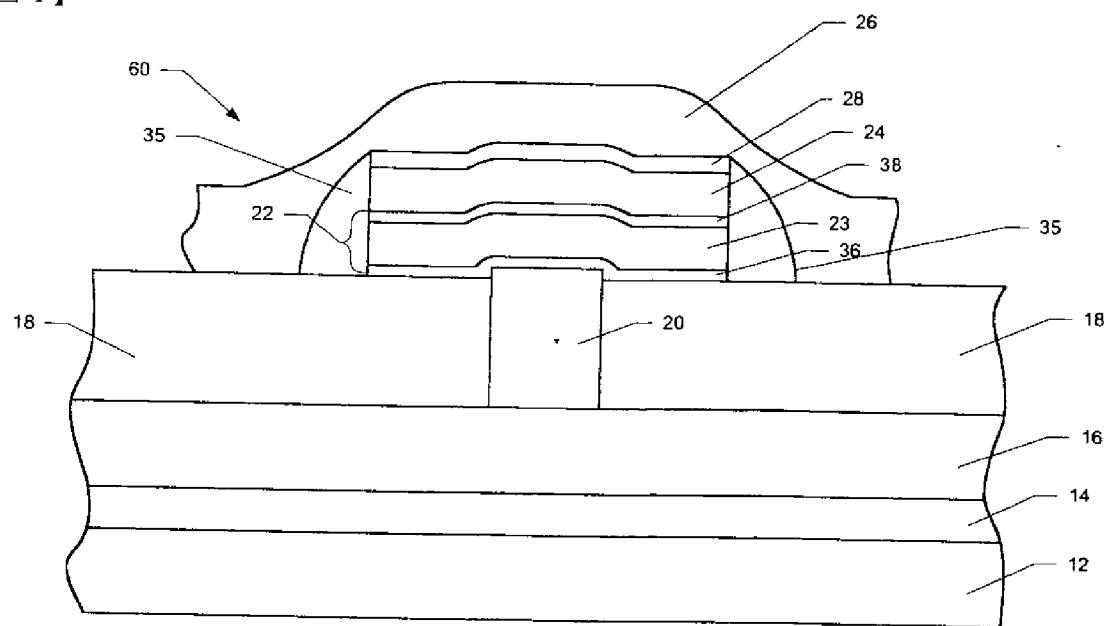


FIG. 4A

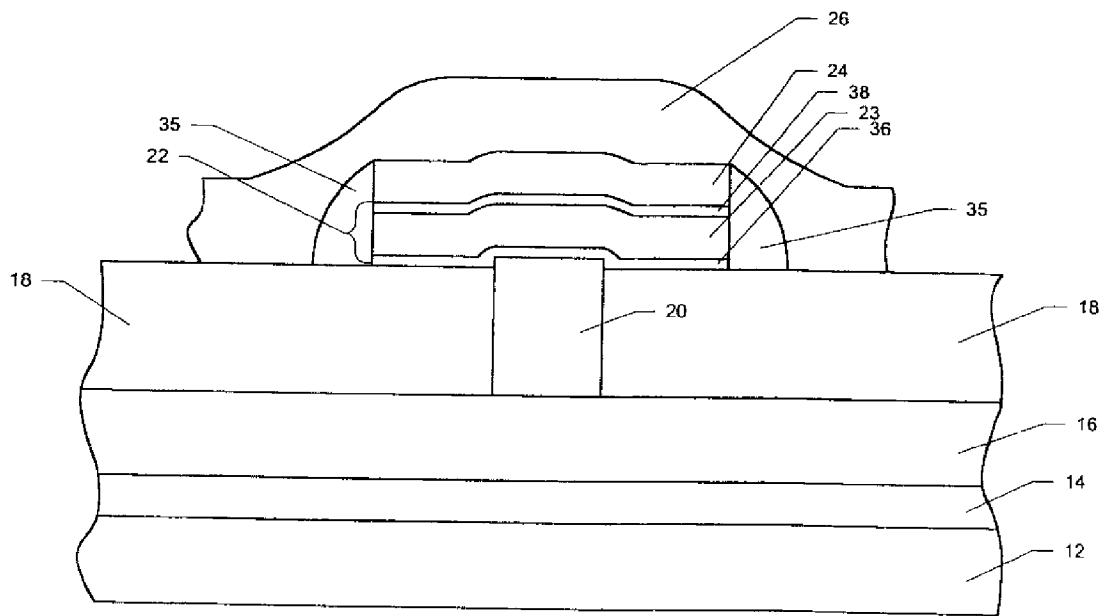


FIG. 4B

【手続補正7】

【補正対象書類名】図面

【補正対象項目名】図5 A

【補正方法】変更

【補正の内容】

【図 5 A】

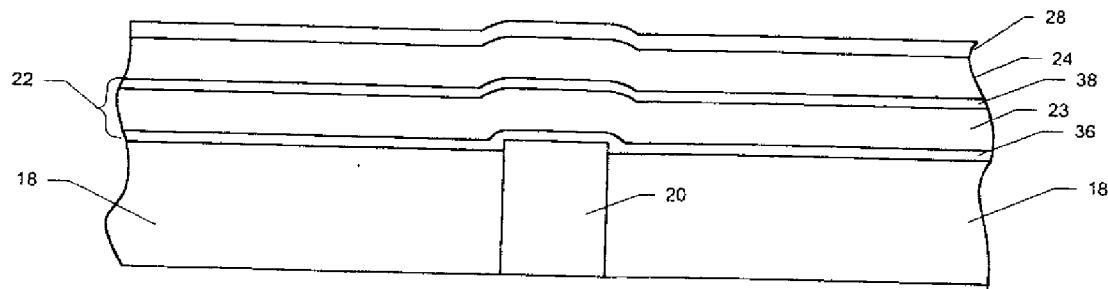


FIG. 5A

【手続補正 8】

【補正対象書類名】図面

【補正対象項目名】図 5 B

【補正方法】変更

【補正の内容】

【図 5 B】

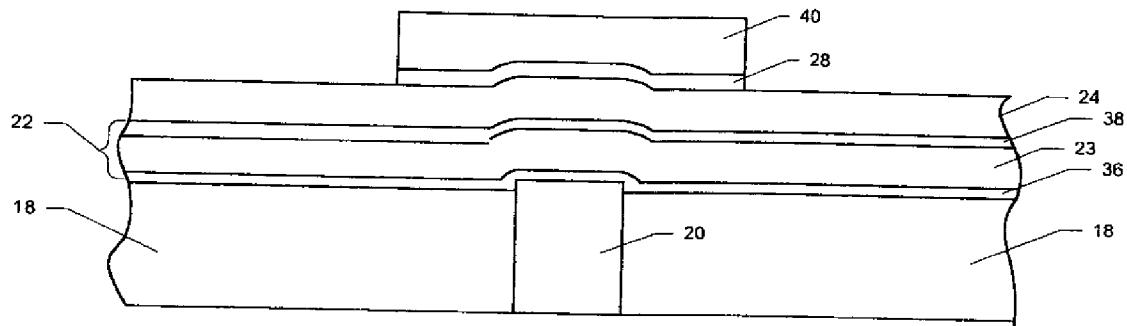


FIG. 5B

【手続補正 9】

【補正対象書類名】図面

【補正対象項目名】図 5 C

【補正方法】変更

【補正の内容】

【図 5 C】

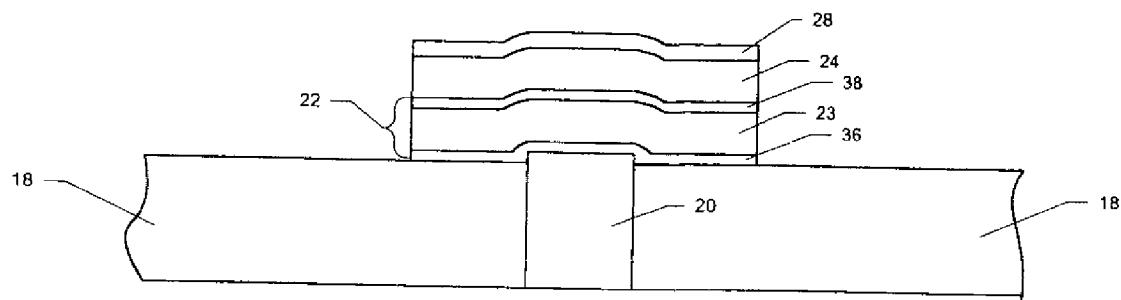


FIG. 5C

【手続補正 10】

【補正対象書類名】 図面

【補正対象項目名】 図 6 A

【補正方法】 変更

【補正の内容】

【図 6 A】

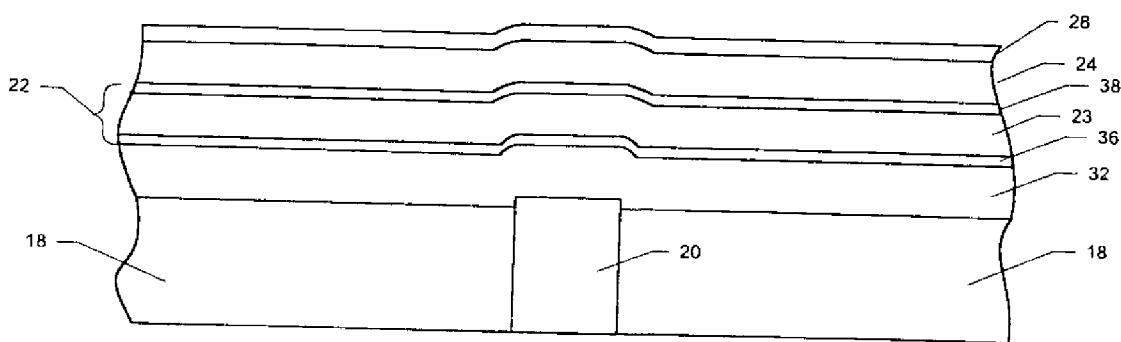


FIG. 6A

【手続補正 11】

【補正対象書類名】 図面

【補正対象項目名】 図 6 B

【補正方法】 変更

【補正の内容】

【図 6 B】

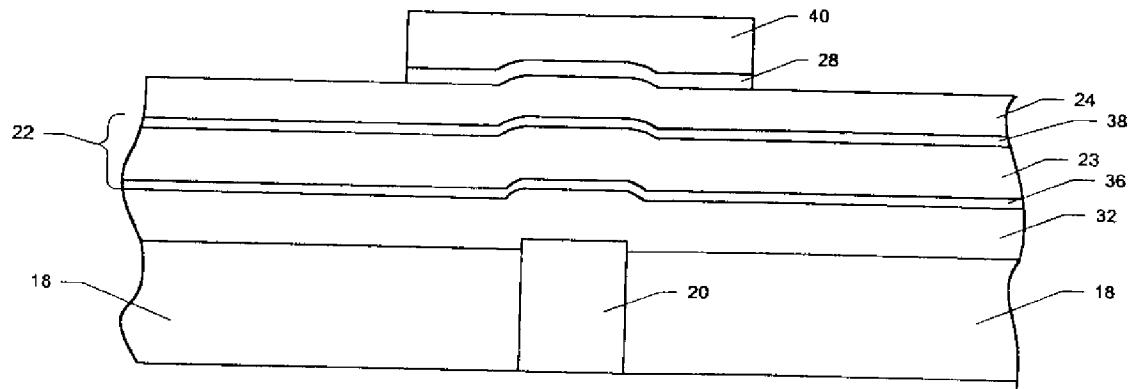


FIG. 6B

【手続補正 1 2】

【補正対象書類名】図面

【補正対象項目名】図 6 C

【補正方法】変更

【補正の内容】

【図 6 C】

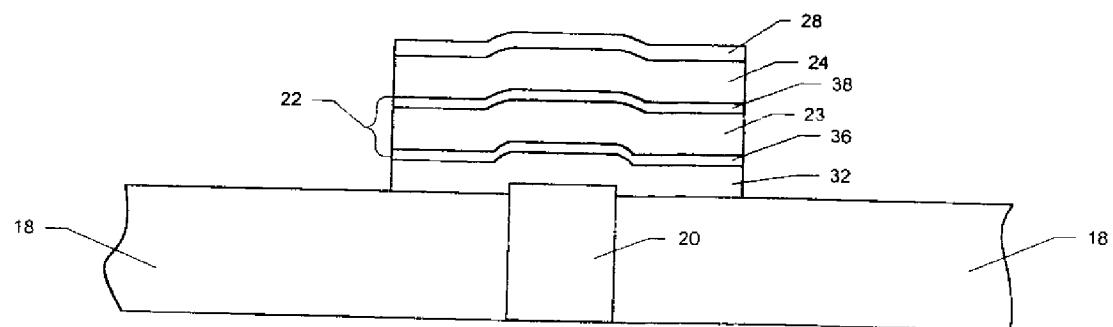


FIG. 6C

【手続補正 1 3】

【補正対象書類名】図面

【補正対象項目名】図 7 A

【補正方法】変更

【補正の内容】

【図 7 A】

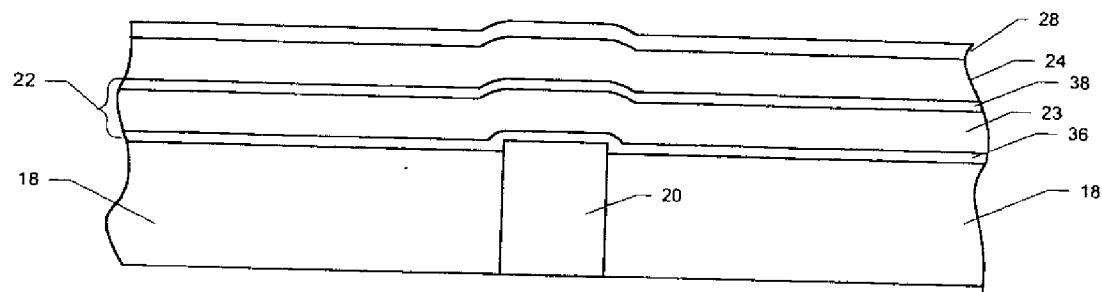


FIG. 7A

【手続補正 1 4】

【補正対象書類名】 図面

【補正対象項目名】 図 7 B

【補正方法】 変更

【補正の内容】

【図 7 B】

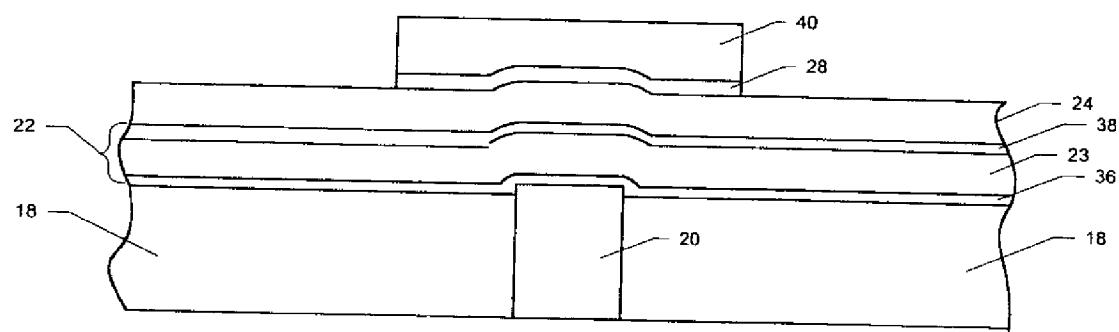


FIG. 7B

【手続補正 1 5】

【補正対象書類名】 図面

【補正対象項目名】 図 7 C

【補正方法】 変更

【補正の内容】

【図 7 C】

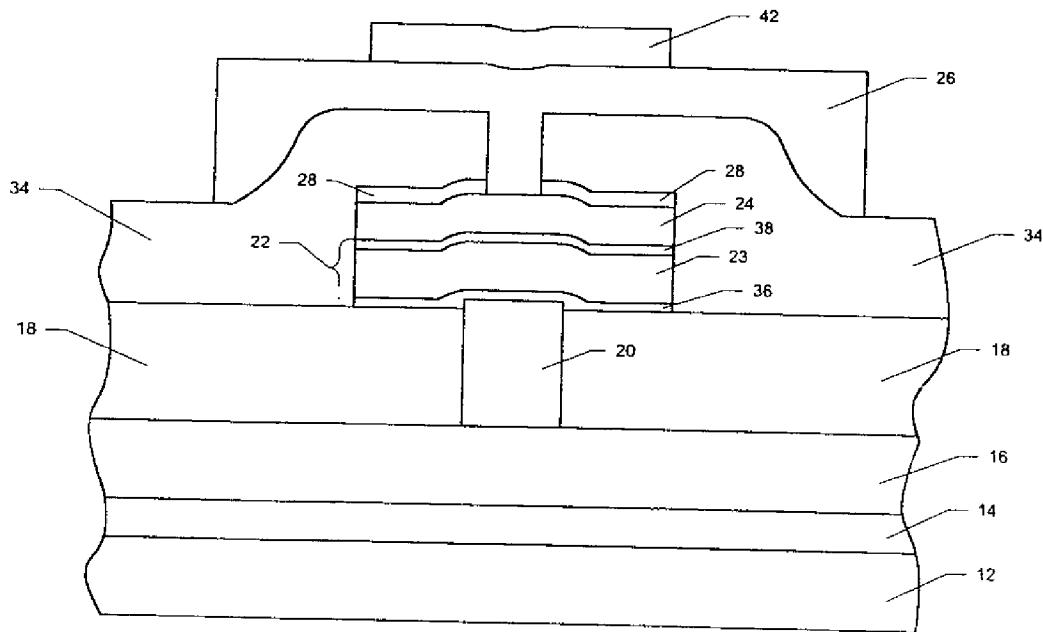


FIG. 7C

【手続補正 16】

【補正対象書類名】図面

【補正対象項目名】図 8 A

【補正方法】変更

【補正の内容】

【図 8 A】

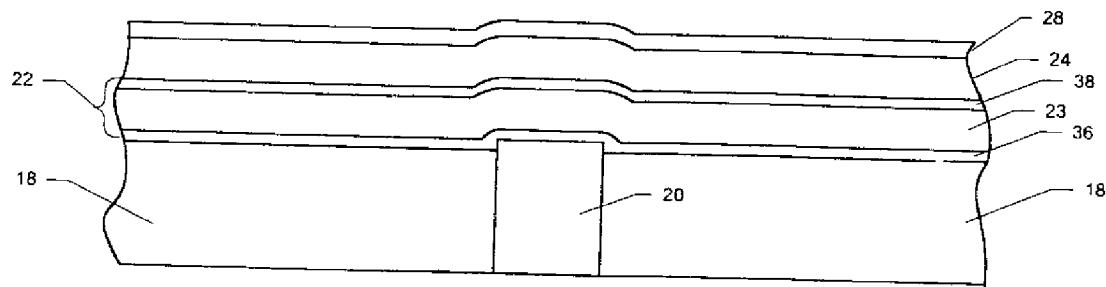


FIG. 8A

【手続補正 17】

【補正対象書類名】図面

【補正対象項目名】図 8 B

【補正方法】変更

【補正の内容】

【図 8 B】

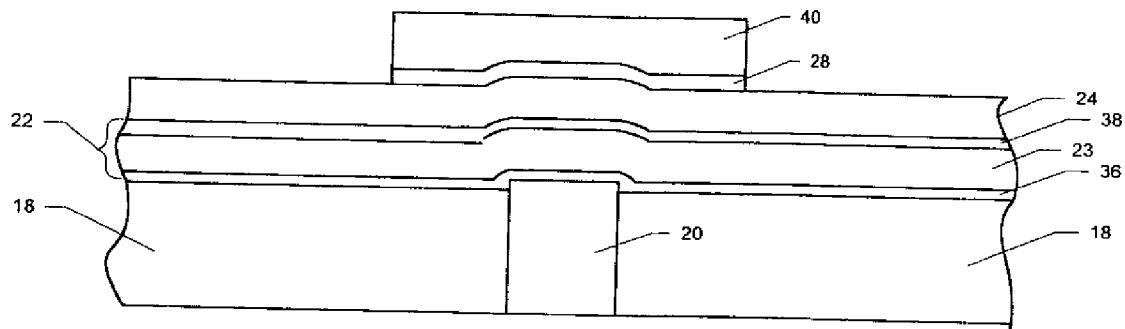


FIG. 8B

【手続補正 18】

【補正対象書類名】 図面

【補正対象項目名】 図 8 C

【補正方法】 変更

【補正の内容】

【図 8 C】

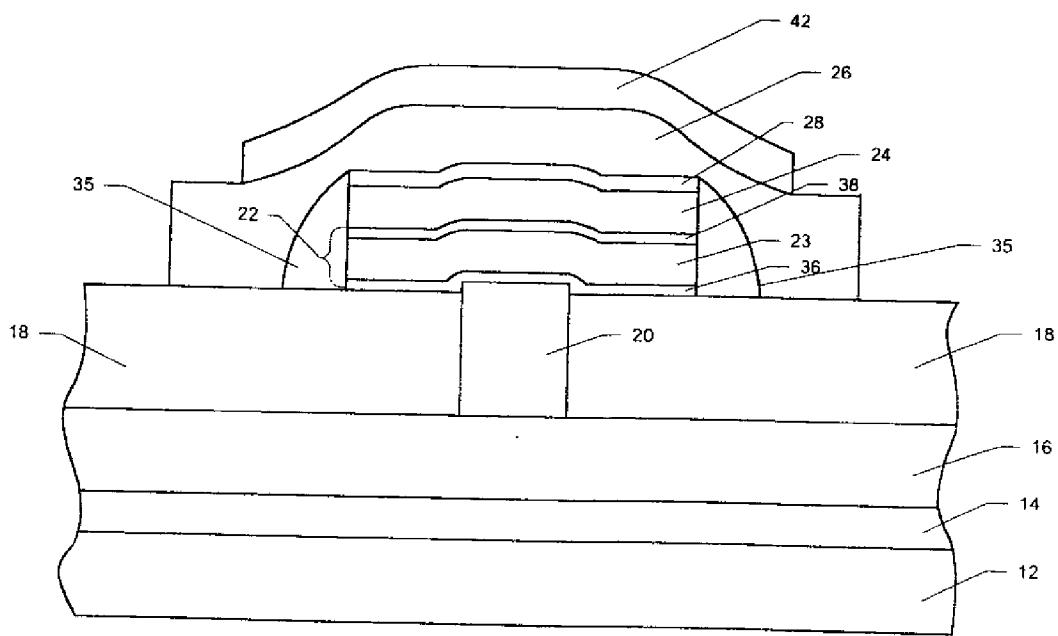


FIG. 8C

【手続補正書】

【提出日】 平成16年3月23日 (2004.3.23)

【手続補正 1】

【補正対象書類名】 特許請求の範囲

【補正対象項目名】 全文

【補正方法】 変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

集積回路内における 2 つの金属相互接続層の間に配置された金属対金属アンチヒューズであって、

下側の金属相互接続層の上方に位置した絶縁層の中に形成された貫通穴内に配置されるとともに、前記下側金属相互接続層に対して電気的に接触している、タングステンプラグと；

このタングステンプラグの上面に配置されたアンチヒューズ層であるとともに、下側付着促進層と、中央層と、上側付着促進層と、を備えてなり、前記中央層が、アモルファスカーボンと、アモルファスシリコンカーバイドと、からなるグループの中から選択された材料から構成されているような、アンチヒューズ層と；

このアンチヒューズ層上に配置されたバリア金属層であるとともに、上側電極を形成するバリア金属層と；

を具備していることを特徴とする金属対金属アンチヒューズ。

【請求項 2】

請求項 1 記載の金属対金属アンチヒューズにおいて、

アモルファスカーボンからなる前記中間層が、水素およびフッ素からなるグループの中から選択された材料によってドーピングされていることを特徴とする金属対金属アンチヒューズ。

【請求項 3】

請求項 1 記載の金属対金属アンチヒューズにおいて、

さらに、前記バリア金属層と前記アンチヒューズ層と前記絶縁層との上に配置されかつそれらバリア金属層とアンチヒューズ層と絶縁層とに対して物理的に接触している第 2 絶縁層を具備していることを特徴とする金属対金属アンチヒューズ。

【請求項 4】

請求項 1 記載の金属対金属アンチヒューズにおいて、

さらに、前記アンチヒューズ層に対して物理的に接触した状態で配置されたスペーサを具備していることを特徴とする金属対金属アンチヒューズ。

【請求項 5】

請求項 1 記載の金属対金属アンチヒューズにおいて、

前記アンチヒューズ層の厚さが、10 nm～80 nm とされていることを特徴とする金属対金属アンチヒューズ。

【請求項 6】

請求項 1 記載の金属対金属アンチヒューズにおいて、

前記バリア金属層の厚さが、25 nm～200 nm とされていることを特徴とする金属対金属アンチヒューズ。

【請求項 7】

請求項 1 記載の金属対金属アンチヒューズにおいて、

前記バリア金属層をなす材料が、Ta と、TaC と、TaN と、Ti と、TiC と、TiN と、を備えてなるグループの中から選択されていることを特徴とする金属対金属アンチヒューズ。

【請求項 8】

請求項 1 記載の金属対金属アンチヒューズにおいて、

前記上側付着促進層が、アモルファスシリコンカーバイドを有し、

前記中央層が、アモルファスカーボンを有し、

前記下側付着促進層が、アモルファスシリコンカーバイドを有していることを特徴とする金属対金属アンチヒューズ。

【請求項 9】

請求項 1 記載の金属対金属アンチヒューズにおいて、

前記上側付着促進層が、アモルファス窒化シリコンを有し、

前記中央層が、アモルファスカーボンを有し、

前記下側付着促進層が、アモルファス窒化シリコンを有していることを特徴とする金属対

金属アンチヒューズ。

【請求項 1 0】

請求項 1 記載の金属対金属アンチヒューズにおいて、

さらに、前記バリア金属層上に配置された酸化物層を具備していることを特徴とする金属対金属アンチヒューズ。

【請求項 1 1】

請求項 1 記載の金属対金属アンチヒューズにおいて、

さらに、前記バリア金属層上に配置されたタングステン層を具備していることを特徴とする金属対金属アンチヒューズ。

【請求項 1 2】

集積回路内における 2 つの金属相互接続層の間に配置された金属対金属アンチヒューズであって、

下側の金属相互接続層の上方に位置した第 1 絶縁層の中に形成された貫通穴内に配置されているとともに、前記下側金属相互接続層に対して電気的に接触している、タングステンプラグと；

下側電極をなすこのタングステンプラグ上に配置されかつこのタングステンプラグに対して電気的に接触している第 1 バリア金属層と；

この第 1 バリア金属層の上面に配置されたアンチヒューズ層であるとともに、下側付着促進層と、中央層と、上側付着促進層と、を備えてなり、前記中央層が、アモルファスカーボンと、アモルファスシリコンカーバイドと、からなるグループの中から選択された材料から構成されているような、アンチヒューズ層と；

このアンチヒューズ層上に配置された第 2 バリア金属層であるとともに、上側電極を形成する第 2 バリア金属層と；

前記第 1 絶縁層と前記アンチヒューズ層と前記第 1 バリア金属層と前記第 2 バリア金属層との上に配置された第 2 絶縁層と；

を具備していることを特徴とする金属対金属アンチヒューズ。

【請求項 1 3】

請求項 1 2 記載の金属対金属アンチヒューズにおいて、

アモルファスカーボンからなる前記中間層が、水素およびフッ素からなるグループの中から選択された材料によってドーピングされていることを特徴とする金属対金属アンチヒューズ。

【請求項 1 4】

請求項 1 2 記載の金属対金属アンチヒューズにおいて、

さらに、前記アンチヒューズ層と前記第 1 バリア金属層と前記第 2 バリア金属層とに対して物理的に接觸した状態で配置されたスペーサを具備していることを特徴とする金属対金属アンチヒューズ。

【請求項 1 5】

請求項 1 2 記載の金属対金属アンチヒューズにおいて、

前記アンチヒューズ層の厚さが、10 nm～80 nm とされていることを特徴とする金属対金属アンチヒューズ。

【請求項 1 6】

請求項 1 2 記載の金属対金属アンチヒューズにおいて、

前記バリア金属層の厚さが、25 nm～200 nm とされていることを特徴とする金属対金属アンチヒューズ。

【請求項 1 7】

請求項 1 2 記載の金属対金属アンチヒューズにおいて、

前記バリア金属層をなす材料が、Ta と、TaC と、TaN と、Ti と、TiC と、TiN と、を備えてなるグループの中から選択されていることを特徴とする金属対金属アンチヒューズ。

【請求項 1 8】

請求項 1 2 記載の金属対金属アンチヒューズにおいて、
前記上側付着促進層が、アモルファスシリコンカーバイドを有し、
前記中央層が、アモルファスカーボンを有し、
前記下側付着促進層が、アモルファスシリコンカーバイドを有していることを特徴とする
金属対金属アンチヒューズ。

【請求項 9】

請求項 1 2 記載の金属対金属アンチヒューズにおいて、
前記上側付着促進層が、アモルファス窒化シリコンを有し、
前記中央層が、アモルファスカーボンを有し、
前記下側付着促進層が、アモルファス窒化シリコンを有していることを特徴とする金属対
金属アンチヒューズ。

【請求項 10】

請求項 1 2 記載の金属対金属アンチヒューズにおいて、
さらに、前記第 2 バリア金属層上に配置された酸化物層を具備していることを特徴とする
金属対金属アンチヒューズ。

【請求項 11】

請求項 1 2 記載の金属対金属アンチヒューズにおいて、
さらに、前記第 2 バリア金属層上に配置されたタングステン層を具備していることを特徴
とする金属対金属アンチヒューズ。

【請求項 12】

金属対金属アンチヒューズを形成するための方法であって、
絶縁層とタングステンプラグとを平坦化し；
これら絶縁層とタングステンプラグとの上にアンチヒューズ層を形成し、この際、このアン
チヒューズ層を、下側付着促進層と、中央層と、上側付着促進層と、を備えたものとし
、さらに、前記中央層を、アモルファスカーボンと、アモルファスシリコンカーバイドと
、からなるグループの中から選択された材料から構成されたものとし；
このアンチヒューズ層上に、バリア金属層を形成し；
このバリア金属層上に、酸化物層とタングステン層とのうちの少なくとも一方を、形成し
；
この酸化物層またはタングステン層上に、フォトレジスト層を形成し；
前記酸化物層または前記タングステン層の形状を規定し；
前記フォトレジスト層を除去し；
前記アンチヒューズ層および前記バリア金属層の形状を規定する；
ことを特徴とする方法。

【請求項 13】

請求項 12 記載の方法において、
前記アンチヒューズ層の形成に際しては、前記アンチヒューズ層を、2.5 nm～80 nm
という範囲の厚さで形成することを特徴とする方法。

【請求項 14】

請求項 12 記載の方法において、
前記バリア金属層の形成に際しては、前記バリア金属層を、25 nm～200 nm という
範囲の厚さで形成することを特徴とする方法。

【請求項 15】

請求項 12 記載の方法において、
前記バリア金属層の形成に際しては、前記バリア金属層を、Taと、TaCと、TaNと
、Tiと、TiCと、TiNと、からなるグループの中から選択された材料から、形成す
ることを特徴とする方法。

【請求項 16】

請求項 12 記載の方法において、
さらに、

前記バリア金属層と前記アンチヒューズ層と前記絶縁層と前記金属相互接続層とに対して物理的に接觸している第2絶縁層を形成し；
この第2絶縁層の形状を規定する；
ことを特徴とする方法。

【請求項27】

請求項22記載の方法において、
さらに、

前記バリア金属層と前記アンチヒューズ層との上に、第3絶縁層を形成し；
この第3絶縁層の形状を規定することによって、前記アンチヒューズ層と前記バリア金属層とに対して物理的に接觸した複数のスペーサを形成する；
ことを特徴とする方法。

【請求項28】

請求項22記載の方法において、
前記上側付着促進層を、アモルファスシリコンカーバイドおよびアモルファス窒化シリコンからなるグループの中から選択された材料から形成することを特徴とする方法。

【請求項29】

請求項22記載の方法において、
前記下側付着促進層を、アモルファスシリコンカーバイドおよびアモルファス窒化シリコンからなるグループの中から選択された材料から形成することを特徴とする方法。

【請求項30】

請求項22記載の方法において、
前記アンチヒューズ層の形成に際しては、アセチレンを原料ガスとした成膜を行うことを特徴とする方法。

【請求項31】

請求項26記載の方法において、
前記第2絶縁層と前記タングステン層とに、貫通穴を形成することを特徴とする方法。

【請求項32】

金属対金属アンチヒューズを形成するための方法であって、
絶縁層とタングステンプラグとを平坦化し；
これら絶縁層とタングステンプラグとの上に第1バリア金属層を形成し；
この第1バリア金属層上に、アンチヒューズ層を形成し、この際、このアンチヒューズ層を、下側付着促進層と、中央層と、上側付着促進層と、を備えたものとし、さらに、前記中央層を、アモルファスカーボンと、アモルファスシリコンカーバイドと、からなるグループの中から選択された材料から構成されたものとし；
このアンチヒューズ層上に、第2バリア金属層を形成し；
この第2バリア金属層上に、酸化物層とタングステン層とのうちの少なくとも一方を、形成し；
この酸化物層またはタングステン層上に、フォトトレジスト層を形成し；
前記酸化物層または前記タングステン層の形状を規定し；
前記フォトトレジスト層を除去し；
前記第1バリア金属層と前記アンチヒューズ層と前記第2バリア金属層の形状を規定する；
ことを特徴とする方法。

【請求項33】

請求項32記載の方法において、
さらに、
前記第2絶縁層内に、接続用貫通穴を形成し；
前記第2絶縁層上および前記接続用貫通穴内に、金属相互接続層を形成し；
前記金属相互接続層をエッチングする；
ことを特徴とする方法。

【請求項 3 4】

請求項 3 2 記載の方法において、

さらに、

前記第 2 絶縁層と前記酸化物層とに、接続用貫通穴を形成し；

前記第 2 絶縁層上において前記接続用貫通穴内に、金属相互接続層を形成し、この場合、この金属相互接続層が、前記バリア金属層に対して電気的に接触するものとし；

前記金属相互接続層をエッティングする；

ことを特徴とする方法。

【請求項 3 5】

金属対金属アンチヒューズを形成するための方法であって、

第 1 絶縁層とタングステンプラグとを平坦化し；

これら第 1 絶縁層とタングステンプラグとの上に、アンチヒューズ層を形成し、この際、このアンチヒューズ層を、下側付着促進層と、中央層と、上側付着促進層と、を備えたものとし、さらに、前記中央層を、アモルファスカーボンと、アモルファスシリコンカーバイドと、からなるグループの中から選択された材料から構成されたものとし；

このアンチヒューズ層上に、バリア金属層を形成し；

このバリア金属層上に、酸化物層とタングステン層とのうちの少なくとも一方を、形成し；

この酸化物層またはタングステン層上に、フォトレジスト層を形成し；

前記酸化物層または前記タングステン層の形状を規定し；

前記フォトレジスト層を除去し；

前記アンチヒューズ層と前記バリア金属層の形状を規定し；

これらアンチヒューズ層とバリア金属層との上に、第 2 絶縁層を形成する；

ことを特徴とする方法。

【請求項 3 6】

請求項 3 5 記載の方法において、

さらに、

前記第 2 絶縁層内に、接続用貫通穴を形成し；

前記第 2 絶縁層上において前記接続用貫通穴内に、金属相互接続層を形成し；

この金属相互接続層上に、マスク層を形成し；

前記金属相互接続層をエッティングする；

ことを特徴とする方法。

【請求項 3 7】

請求項 3 5 記載の方法において、

さらに、

前記第 2 絶縁層と前記酸化物層とに、接続用貫通穴を形成し；

前記第 2 絶縁層上において前記接続用貫通穴内に、金属相互接続層を形成し、この場合、この金属相互接続層が、前記バリア金属層に対して電気的に接触するものとし；

この金属相互接続層上に、マスク層を形成し；

前記金属相互接続層をエッティングする；

ことを特徴とする方法。

【請求項 3 8】

金属対金属アンチヒューズを形成するための方法であって、

第 1 絶縁層とタングステンプラグとを平坦化し；

これら第 1 絶縁層とタングステンプラグとの上に、アンチヒューズ層を形成し、この際、このアンチヒューズ層を、下側付着促進層と、中央層と、上側付着促進層と、を備えたものとし、さらに、前記中央層を、アモルファスカーボンと、アモルファスシリコンカーバイドと、からなるグループの中から選択された材料から構成されたものとし；

このアンチヒューズ層上に、バリア金属層を形成し；

このバリア金属層上に、酸化物層とタングステン層とのうちの少なくとも一方を、形成し

；
この酸化物層またはタングステン層上に、フォトレジスト層を形成し；
前記酸化物層または前記タングステン層の形状を規定し；
前記フォトレジスト層を除去し；
前記アンチヒューズ層と前記バリア金属層の形状を規定し；
前記アンチヒューズ層と前記バリア金属層と前記第1絶縁層との上に、第2絶縁層を形成する；
ことを特徴とする方法。

【国際調査報告】

INTERNATIONAL SEARCH REPORT		International application No. PCT/US02/31253
A. CLASSIFICATION OF SUBJECT MATTER IPC(7) : H01L, 29/00 US CL : 257/520 According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) U.S. : 257/520, 529, 50, 76		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched IEEE Transactions		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) Please See Continuation Sheet		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	Liu et al, A New Metal-to-Metal Antifuse with Amorphous Carbon, "IEEE Electron. Device Lett.", Vol. 19, No. 9, September 1998, pages 317-319.	1-20, 24-35
Y,P	US 2002/0105907 A1 (WANG) 01 August 2002 (01.08.2002), pages 1-3.	1-33
Y	US 5,181,096 A (FOROUHI) 19 January 1993 (19.01.1993), column 7, lines 63-67; column 8, lines 1-6, 56-59.	21, 23, 32
Y	US 6,114,714 A (GANOPADHYAY) 05 September 2000 (05.09.2000), column 4, lines 50-67.	2, 3, 14, 30
Y	US 5,365,104 A (GODINHO et al) 15 November 1994 (15.11.1994), column 5, lines 60-65.	4, 24
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/> See parent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art, which is not considered to be of particular relevance "B" earlier application or patent published on or after the international filing date "C" document which may throw doubt on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "D" document referring to an oral disclosure, use, exhibition or other event "E" document published prior to the international filing date but later than the priority date claimed		
Date of the actual completion of the international search: 20 November 2002 (20.11.2002)		Date of mailing of the international search report 03 APR 2003
Name and mailing address of the ISA/OS Commissioner of Patents and Trademarks 5010, 20231 Washington, D.C. Facsimile No. (703) 308-3230		Authorized officer: Thomas Magoo Telephone No. (703) 308-0656

Form PCT/ISA/210 (second sheet) (July 1998)

INTERNATIONAL SEARCH REPORT

International application No.
PCT/US02/31253

Continuation of B. FIELDS SEARCHED Item 3:
USPTO ADS EAST
search terms: antifuse, insulating layers, tungsten plug, amorphous carbon, silicon carbide, barrier layers

Form PCT/ISA/210 (second sheet) (July 1998)

フロントページの続き

(81)指定国 AP(GH,GM,KE,LS,MW,MZ,SD,SL,SZ,TZ,UG,ZM,ZW),EA(AM,AZ,BY,KG,KZ,MD,RU,TJ,TM),EP(AT, BE,BG,CH,CY,CZ,DE,DK,EE,ES,FI,FR,GB,GR,IE,IT,LU,MC,NL,PT,SE,SK,TR),OA(BF,BJ,CF,CG,CI,CM,GA,GN,GQ,GW, ML,MR,NE,SN,TD,TG),AE,AG,AL,AM,AT,AU,AZ,BA,BB,BG,BR,BY,BZ,CA,CH,CN,CO,CR,CU,CZ,DE,DK,DM,DZ,EC,EE,ES, FI,GB,GD,GE,GH,GM,HR,HU,ID,IL,IN,IS,JP,KE,KG,KP,KR,KZ,LC,LK,LR,LS,LT,LU,LV,MA,MD,MG,MK,MN,MW,MX,MZ,N O,NZ,OM,PH,PL,PT,RO,RU,SD,SE,SG,SI,SK,SL,TJ,TM,TN,TR,TT,TZ,UA,UG,UZ,VN,YU,ZA,ZM,ZW

(72)発明者 フランク・ダブリュー・ハウレイ

アメリカ合衆国・カリフォルニア・95008・キャンベル・カプリ・ドライブ・1360

(72)発明者 ジョン・エル・マコラム

アメリカ合衆国・カリフォルニア・95070・サラトガ・メルリブルーク・ドライブ・1918
0

(72)発明者 ジーウイカ・シー・ラナウェリア

アメリカ合衆国・カリフォルニア・95128・サン・ホセ・ヴィア・カンション・1480

F ターム(参考) 5F033 HH18 HH19 HH21 HH32 HH33 HH36 JJ19 MM05 MM13 MM15
MM17 MM20 QQ09 QQ12 QQ13 QQ27 QQ35 QQ48 RR01 RR04
RR06 SS15 TT08 WW02 XX12
5F064 EE27 FF29 GG03